

Docket No.: 60188-626

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of : Customer Number: 20277
Shinobu KANDA, et al. : Confirmation Number:
Serial No.: : Group Art Unit:
Filed: August 04, 2003 : Examiner:
For: LSI DEVELOPMENT SUPPORT SYSTEM

22241 U.S. PTO
10/633038
08/04/03


CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Mail Stop
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2002-366511, filed December 18, 2002

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:mcw
Facsimile: (202) 756-8087
Date: August 4, 2003

60188-626

日本国特許庁 KANDA et al.
JAPAN PATENT OFFICE August 4, 2003.
McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年12月18日

出願番号

Application Number:

特願2002-366511

[ST.10/C]:

[JP2002-366511]

出願人

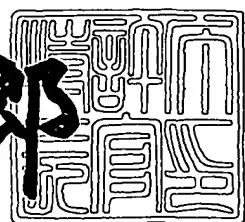
Applicant(s):

松下電器産業株式会社

2003年 3月28日

特許庁長官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3021642

【書類名】 特許願
【整理番号】 5037730170
【提出日】 平成14年12月18日
【あて先】 特許庁長官 殿
【国際特許分類】 G06F 9/06
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地
式会社内 松下電器産業株
【氏名】 神田 忍
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地
式会社内 松下電器産業株
【氏名】 岡部 陽史
【発明者】
【住所又は居所】 大阪府門真市大字門真1006番地
式会社内 松下電器産業株
【氏名】 三上 勉
【特許出願人】
【識別番号】 000005821
【氏名又は名称】 松下電器産業株式会社
【代理人】
【識別番号】 100077931
【弁理士】
【氏名又は名称】 前田 弘
【選任した代理人】
【識別番号】 100094134
【弁理士】
【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100110939

【弁理士】

【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 LSI開発支援システム

【特許請求の範囲】

【請求項1】 互いに矛盾のない設計データとドキュメントとを生成するためのLSI開発支援システムであって、

LSI設計資産に係るモジュール毎の互いに関連付けられた設計データとドキュメントデータとを有するデータベースと、

必要な情報を入力するための入力インターフェース部と、

前記入力インターフェース部で入力された情報をもとに、開発対象LSIのモジュール構成を表す詳細仕様管理情報と、当該開発対象LSIを構成するモジュール毎の個別詳細仕様とを作成するための詳細仕様作成テンポラリと、

前記データベースから前記詳細仕様管理情報で指定されたモジュールの設計データとドキュメントデータとを抽出するためのデータベース選択部と、

前記抽出した設計データとドキュメントデータとを前記個別詳細仕様に基づいてそれぞれ変換合成するためのデータ変換合成部とを備えたことを特徴とするLSI開発支援システム。

【請求項2】 請求項1記載のLSI開発支援システムにおいて、

前記データベースは、前記モジュール毎の設計データ及びドキュメントデータに関連付けられた詳細仕様テンプレートを更に有し、

前記データベース選択部は、前記詳細仕様テンプレートの空欄を埋めることにより前記個別詳細仕様を作成できるように、前記データベースから前記入力インターフェース部で指定されたモジュールの詳細仕様テンプレートを抽出して前記詳細仕様作成テンポラリへ転送する機能を更に有することを特徴とするLSI開発支援システム。

【請求項3】 請求項2記載のLSI開発支援システムにおいて、

前記データベースは、前記モジュール毎の詳細仕様テンプレート、設計データ及びドキュメントデータを互いに関連付けるための管理データを更に有することを特徴とするLSI開発支援システム。

【請求項4】 請求項1記載のLSI開発支援システムにおいて、

前記ドキュメントデータは取扱説明書データを含むことを特徴とするLSI開発支援システム。

【請求項5】 請求項1記載のLSI開発支援システムにおいて、

前記ドキュメントデータは製品規格書データを含むことを特徴とするLSI開発支援システム。

【請求項6】 請求項1記載のLSI開発支援システムにおいて、

前記データ変換合成部は、

前記抽出したドキュメントデータをタグ付きデータ形式に変換するためのデータ変換部と、

前記データ変換部による変換の結果を合成するためのデータ合成部とを有することを特徴とするLSI開発支援システム。

【請求項7】 請求項1記載のLSI開発支援システムにおいて、

前記データベースの登録データ以外の互いに関連付けられた設計データとドキュメントデータとを利用するための手段を更に備えたことを特徴とするLSI開発支援システム。

【請求項8】 請求項1記載のLSI開発支援システムにおいて、

前記データ変換合成部は、前記変換又は合成の結果を修正するためのデータ修正部を有することを特徴とするLSI開発支援システム。

【請求項9】 請求項8記載のLSI開発支援システムにおいて、

前記データベースは、前記モジュール毎の設計データ及びドキュメントデータに関連付けられたバージョンデータを更に有し、

前記データ修正部は、前記変換又は合成の結果を修正する必要があるか否かを前記バージョンデータに基づいて判定するための手段を有することを特徴とするLSI開発支援システム。

【請求項10】 請求項8記載のLSI開発支援システムにおいて、

前記データ修正部は、生成すべきドキュメントに係るレイアウト前のテキストデータを修正するための手段を有することを特徴とするLSI開発支援システム。

【請求項11】 請求項8記載のLSI開発支援システムにおいて、

前記データ修正部は、生成すべきドキュメントに係るレイアウト後のデータを修正するための手段を有することを特徴とするLSI開発支援システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、LSI（大規模集積回路）の設計データと、当該LSIの取扱説明書、製品規格書などのドキュメントとを生成するためのLSI開発支援システムに関するものである。

【0002】

【従来の技術】

従来、文書を部品化してデータベースに格納し、文書作成時に部品を抽出、合成することで文書作成を効率化する技術があった。従来の文書作成支援システムでは、ユーザが指定した文書部品をデータベースから抽出し、これら部品の合成により文書が確定する。この文書を所定のフォーマットにレイアウトし、結果が出力される（特許文献1参照）。

【0003】

【特許文献1】

特開平5-101054号公報

【0004】

【発明が解決しようとする課題】

さて、従来のLSI開発手法によれば、製品の設計と取扱説明書、製品規格書などのドキュメントの作成とは互いに独立した別工程であった。したがって、製品の仕様変更をLSI設計データに反映させた場合でも、当該仕様変更がドキュメントに反映されず、LSI設計データとドキュメントとの間に矛盾が生じることがあった。また、製品の完成から遅れてドキュメントが完成するという課題もあった。これらの課題は上記文書作成支援システムを採用しても解決することができない。

【0005】

本発明の目的は、互いに矛盾のないLSI設計データとドキュメントとを生成

するためのLSI開発支援システムを提供することにある。

【0006】

【課題を解決するための手段】

上記目的を達成するため、本発明は、LSIの設計資産であるIP（Intellectual Property）の情報をデータベースに蓄積しておき、このデータベースから抽出したモジュール毎の設計データとドキュメントデータとを共通の個別詳細仕様に基づいてそれぞれ変換合成することにより、互いに矛盾のないLSI設計データとドキュメントとを生成するようにしたものである。

【0007】

具体的に説明すると、本発明に係るLSI開発支援システムは、LSI設計資産に係るモジュール毎の互いに関連付けられた設計データとドキュメントデータとを有するデータベースと、必要な情報を入力するための入力インターフェース部と、当該入力インターフェース部で入力された情報をもとに開発対象LSIのモジュール構成を表す詳細仕様管理情報と、当該開発対象LSIを構成するモジュール毎の個別詳細仕様とを作成するための詳細仕様作成テンポラリと、前記データベースから詳細仕様管理情報で指定されたモジュールの設計データとドキュメントデータとを抽出するためのデータベース選択部と、抽出した設計データとドキュメントデータとを個別詳細仕様に基づいてそれぞれ変換合成するためのデータ変換合成部とを備えることとしたものである。このシステムでは、個別詳細仕様を修正すれば、その結果が必然的にLSI設計データとドキュメントとの双方に反映される。

【0008】

【発明の実施の形態】

以下、本発明の第1～第3の実施の形態について、図面を参照しながら説明する。

【0009】

（第1の実施形態）

図1は、本発明の第1の実施形態に係るLSI開発支援システムの構成を示している。図1のLSI開発支援システムは、互いに矛盾のない取扱説明書10と

、製品規格書11と、LSI設計データ12とを生成するためのシステムであつて、LSI開発支援処理部100と、登録IPデータベース120とで構成されており、LSI設計担当者だけでなく、ドキュメント作成担当者も利用できるものである。

【0010】

登録IPデータベース120は、LSI設計資産に係るモジュール、すなわちIP毎に、IP管理データと、詳細仕様テンプレートと、取扱説明書データと、製品規格書データと、設計データとを有している。これら詳細仕様テンプレートと、説明書データと、規格書データと、設計データとは、IP管理データにより互いに関連付けられている。図示の例では、ポートIP管理データ131と、ポートIP詳細仕様テンプレート132と、ポートIP説明書データ133と、ポートIP規格書データ134と、ポートIP設計データ135とが、ポートIPデータ群130を構成している。また、タイマIP管理データ141と、タイマIP詳細仕様テンプレート142と、タイマIP説明書データ143と、タイマIP規格書データ144と、タイマIP設計データ145とが、タイマIPデータ群140を構成している。また、シリアルIP管理データ151と、シリアルIP詳細仕様テンプレート152と、シリアルIP説明書データ153と、シリアルIP規格書データ154と、シリアルIP設計データ155とが、シリアルIPデータ群150を構成している。更に、ADIP管理データ161と、ADIP詳細仕様テンプレート162と、ADIP説明書データ163と、ADIP規格書データ164と、ADIP設計データ165とが、ADIPデータ群160を構成している。

【0011】

LSI開発支援処理部100は、操作者が当該システムの入力モードを選択するための制御選択部101と、操作者が必要な情報を入力するための入力インターフェース部102とに加えて、詳細仕様作成テンポラリ170と、データベース選択部104と、説明書データ変換部110と、説明書データ合成部112と、規格書データ変換部113と、規格書データ合成部115と、設計データ変換部117と、設計データ合成部119とを備えている。入力インターフェース部10

2において、102aは初期データ入力画面、102bは詳細データ入力画面、102cは要望データ選択画面である。要望データ選択画面102cでは、取扱説明書10の出力、製品規格書11の出力のいずれかに加えて、LSI設計データ12としてRTL (register transfer level) データの出力を選択することもできる。詳細仕様作成テンポラリ170において、170aは詳細仕様管理情報、170bは個別詳細仕様（品種別詳細仕様）、170cは品種シリーズ共通の概要データである。データベース選択部104において、104aは詳細仕様テンプレート選択部、104bは説明書データ選択部、104cは規格書データ選択部、104dは設計データ選択部である。111は説明書データ合成部112へ供給される説明書データ変換部110の出力データ、114は規格書データ合成部115へ供給される規格書データ変換部113の出力データ、118は設計データ合成部119へ供給される設計データ変換部117の出力データである。

【0012】

詳細仕様作成テンポラリ170は、概要データ102cを保持するとともに、入力インターフェース部102で入力された情報をもとに、開発対象LSIのモジュール構成を表す詳細仕様管理情報170aと、当該開発対象LSIを構成するモジュール毎の個別詳細仕様170bとを作成するためのデータを格納するものである。

【0013】

データベース選択部104は、詳細仕様テンプレートの空欄を埋めることにより個別詳細仕様170bを作成できるように、登録IPデータベース120から入力インターフェース部102で指定されたモジュールの詳細仕様テンプレートを抽出して詳細仕様作成テンポラリ170へ転送する機能を有する。また、データベース選択部104は、登録IPデータベース120から詳細仕様管理情報170bで指定されたモジュールの説明書データと規格書データと設計データとを抽出するための手段でもある。

【0014】

説明書データ変換部110と説明書データ合成部112とは、登録IPデータ

ベース120から抽出したモジュール毎の説明書データを個別詳細仕様170bに基づいて取扱説明書10に変換合成するための手段である。また、規格書データ変換部113と規格書データ合成部115とは、登録IPデータベース120から抽出したモジュール毎の規格書データを個別詳細仕様170bに基づいて製品規格書11に変換合成するための手段である。更に、設計データ変換部117と規格書データ合成部119とは、登録IPデータベース120から抽出したモジュール毎の設計データを個別詳細仕様170bに基づいてLSI設計データ12に変換合成するための手段である。

【0015】

次に、ポートIPデータ群130を例にとり、登録IPデータベース120のデータ構造について詳しく説明する。

【0016】

図2は、図1中のポートIP管理データ131の一例を示している。このIP管理データ131は6行で構成される。1行目の「IP1=J710M0_PORT」は、IP管理番号が「IP1」であり、当該IP1のモジュール名が「J710M0_PORT」であることを示している。2行目の「インスタンス=X XXX」は、初期データ入力画面102aで入力されたインスタンス名を「XX XX」に代入することを示している。3行目の「a：詳細1」はポートIP詳細仕様テンプレート132が、4行目の「b：説明1」はポートIP説明書データ133が、5行目の「c：規格1」はポートIP規格書データ134が、6行目の「d：設計1」はポートIP設計データ135が、それぞれ登録IPデータベース120に登録されていることを示している。

【0017】

図3は、図1中のポートIP詳細仕様テンプレート132の一例を示している。詳細仕様テンプレート132は、ハードウェア構造を確定するために必要なIP設定情報が空欄になった表形式のデータフォーマットであり、詳細データ入力画面102bで呼び出されるものである。詳細に説明すると、詳細仕様テンプレート132は、指定すべきポートのポート番号「n」が入っている左から第1列と、当該ポートの出力制御レジスタであるPnOUTレジスタの個別詳細情報で

あるアドレス及びビットポジションの状態を記入する場所が空欄となっている第2列と、当該ポートの入力制御レジスタであるPnINレジスタの個別詳細情報であるアドレス及びビットポジションの状態を記入する場所が空欄となっている第3列と、当該ポートの方向制御レジスタであるPnDIRレジスタの個別詳細情報であるアドレス及びビットポジションの状態を記入する場所が空欄となっている第4列と、当該ポートのプルアップ抵抗制御レジスタであるPnPCLUレジスタの個別詳細情報であるアドレス及びビットポジションの状態を記入する場所が空欄となっている第5列とで構成される。第1列のポート番号は、説明書データ変換部110で変換される際に置換される数字を示しており、レジスタ名PnOUT、PnIN、PnDIR、PnPCLU中の「n」を第1列ポート番号の数字に置き換えることで最終レジスタ名が確定する。第2列は、PnOUTレジスタの個別詳細情報を格納するエリアであり、ポート番号毎に、上段にPnOUTレジスタのアドレスを格納し、下段にPnOUTレジスタの各ビットポジションの情報を格納する構成となっている。下段の各ビットポジションの情報セルには、MSB（最上位ビット）からLSB（最下位ビット）までの各ビットの情報が格納される。第3列、第4列、第5列も同様である。

【0018】

図4は、図1中のポートIP説明書データ133の一例を示している。説明書データ133は、取扱説明書の部品データであり、ハードウェア構造に対応した説明が用意されており、詳細仕様テンプレート132の空欄部分に対応する箇所が指定されると指定されたデータを変数として利用できる構造になっており、要望データ選択画面102cで取扱説明書10の出力を選択された場合に呼び出されるものである。詳細に説明すると、ポートIPの説明書データ133は、レジスタ名を表す第1列と、PnDIRレジスタがある場合の各レジスタの説明文を表す第2列と、PnDIRレジスタがない場合の各レジスタの説明文を表す第3列とで構成される。第1列はレジスタ名を表しており、説明書データ133はポートIPが有するPnOUT、PnIN、PnDIR、PnPCLUそれぞれのレジスタの説明を保持している。レジスタ名の文字列中の「n」は、説明書データ変換部110で変換される際に数字に置換される文字である。第2列は、第1列

のPnOUT、PnIN、PnDIR、PnP LUの各レジスタ名に対応した説明文であり、説明文中の「n」は、説明書データ変換部110で変換される際に数字に置換される文字である。第3列は、PnDIRレジスタの指定がない場合の説明文であり、説明文中の「n」は、説明書データ変換部110で変換される際に数字に置換される文字である。なお、PnDIRレジスタの説明文に相当する第3列の文章は「-」となっている。これは、PnDIRレジスタの説明文がないことを示している。また、PnP LUレジスタの説明文に相当する第3列の文章は「=」となっている。これは、PnP LUレジスタの説明文が第2列の説明文と同じであることを示す。

【0019】

図5は、図1中のポートIP規格書データ134の一例を示している。規格書データ134は、製品規格書の部品データであり、ハードウェア構造に対応したI/Oセルのデータが用意されており、詳細仕様テンプレート132の空欄部分に対応する箇所が指定されると指定されたデータを変数として利用できる構造になっており、要望データ選択画面102cで製品規格書11の出力を選択された場合に呼び出されるものである。詳細に説明すると、規格書データ134の左から第1列は規格を定義している項目であり、入力電圧ハイレベル、入力電圧ローレベル、プルアップ抵抗、入力リーク電流、出力電圧ハイレベル、出力電圧ローレベルがある。第2列は各項目の略号、第3列は条件、第4列は許容最小値、第5列は許容標準値、第6列は許容最大値、第7列は単位である。文字列「Pnm」中の「n」及び「m」は、規格書データ変換部113で変換される際にそれぞれ数字に置換される文字である。

【0020】

図6は、図1中のポートIP設計データ135の一例を示している。設計データ135は、ハードウェア構造に対応した接続情報が用意されており、詳細仕様テンプレート132の空欄部分に対応する箇所が指定されると指定されたデータを変数として利用できる構造になっていて、要望データ選択画面102cでLSI設計データ12の出力を選択された場合に呼び出されるものである。具体的に説明すると、設計データ135はIPの接続端子を表形式でまとめたものであつ

て、配線元、配線先とも、モジュール名と、インスタンス名と、端子名とで構成され、該当名が記載されている。

【0021】

さて、操作者は、図1中の制御選択部101により、入力インターフェース部102の初期データ入力画面102a、詳細データ入力画面102b及び要望データ選択画面102cのうちいずれかの操作を選択する。

【0022】

図7は、図1のシステムの制御選択部101による入力モード選択画面の一例を示している。操作者は、まず品種名210を入力し、新規登録ボタン211をクリックする。これにより、個別詳細仕様170bを作成し保持するための作業エリアとして詳細仕様作成テンポラリ170が確保され、かつ品種シリーズ共通の概要データ170cが詳細仕様作成テンポラリ170内に自動的に配置される。その後、初期データボタン212、詳細データボタン213、要望データボタン214のいずれかをクリックすることで入力モードを選択する。操作者が初期データボタン212をクリックすると初期データ入力画面102aへ、詳細データボタン213をクリックすると詳細データ入力画面102bへ、要望データボタン214をクリックすると要望データ選択画面102cへそれぞれ移動する。終了ボタン215をクリックすると、本システムの操作を終了する。

【0023】

図8は、図1のシステムの初期データ入力画面102aの一例を示している。図1中の個別詳細仕様170bは、この初期データ入力画面102aで指定されたIPの詳細仕様テンプレートに詳細データ入力画面102bで必要な情報を入力したものである。

【0024】

初期データ入力画面102aは、開発対象LSIを構成するIPを選択するためのIP選択部310と、このIP選択部310で選択されたIPを表示するIP選択リスト330と、このIP選択リスト330の内容の印刷を指示するための印刷ボタン340と、初期データ入力が完了したときにクリックする完了ボタン350とで構成される。右上の品種名「MN1234567」は、制御選択部

101の画面で入力した品種名である。なお、印刷ボタン340をクリックすることで、本システムが接続されているプリンタからIP選択リスト330に表示された内容を印刷することができる。

【0025】

IP選択部310は、IPのモジュール名を選択するプルダウンメニュー311と、インスタンス名を入力する入力ウインドウ312と、選択したIPを登録する登録ボタン313とで構成される。プルダウンメニュー311でIPのモジュール名を1つ選択し、入力ウインドウ312にインスタンス名を入力し、登録ボタン313をクリックすることでIP選択が行われる。この作業を繰り返すことで、IPを複数選択することもできる。モジュール名を選択するプルダウンメニュー311において、例示の「J20211_AM13」はマイクロコントローラのコアIPであり、「J71051_IRQ」はマイクロコントローラの割込みIPであり、「J710M0_PORT」はマイクロコントローラのポートIPであり、「J710D0_TM8」はマイクロコントローラの8ビットタイマIPである。

【0026】

IP選択リスト330は、IP選択部310で選択、登録されたIPの結果が表示されるリストであって、登録されたIPの結果が表示されるリスト部331と、選択されたIPの変更を指示する修正ボタン332と、選択されたIPの選択解除を指示する削除ボタン330とで構成される。登録されたIPの結果が表示されるリスト部331には、IP選択により登録されたIPの「モジュール名／インスタンス名」が表示される。このリスト部331の中の「概要(MN101C)」は、LSI機能の概要を示す項目であって、新規登録時に詳細仕様作成テンポラリ170に配置された概要データ170cを指す。以下、選択されたモジュール名がそのインスタンス名とともに表示される。修正ボタン332は、登録されたIPのインスタンス名を修正するために使用する。リスト部331で修正するIPを選択して修正ボタン332をクリックすると、選択したIPの情報がIP選択部310に表示され、インスタンス名の修正が可能となる。削除ボタン333は、登録されたIPを削除するために使用する。リスト部331で削除

するIPを選択して削除ボタン333をクリックすると、リスト部331より削除される。

【0027】

初期データ入力が完了したときに完了ボタン350をクリックすると、制御選択部101へ戻る。この完了ボタン350をクリックすることで、IP選択リスト330に基づき、選択されたIPの管理データの部分にインスタンス名を代入し、これを詳細仕様作成テンポラリ170に詳細仕様管理情報170aとして配置する。更に、登録IPデータベース120より、詳細仕様テンプレート選択部104aによって、該当詳細仕様テンプレートを詳細仕様作成テンポラリ170に個別詳細仕様170bとしての抽出を行う。

【0028】

次に、制御選択部101の詳細データボタン213をクリックし、詳細データ入力画面102bで個別詳細情報を入力する。初期データ入力画面102aで選択したいくつかのモジュールのうちの1つを選択し、フォーマットに従って詳細な情報を入力する。順次必要なIPそれぞれの詳細情報を入力し、情報入力が終了すると詳細データ入力画面102bでの操作を終了し、制御選択部101へ戻る。

【0029】

図9は、図1のシステムの詳細データ入力画面102bの一例を示している。詳細データ入力画面102bは、開発対象LSIの構成物として選択されたIPのリストであるIP選択リスト410と、詳細情報の入力のための入力ボタン420と、IP選択リスト410から選択したIPの詳細仕様の印刷を指示する印刷ボタン430と、詳細情報の入力が完了したときにクリックする完了ボタン440とで構成される。右上の品種名「MN1234567」は、制御選択部101の画面で入力した品種名である。IP選択リスト410は、初期データ入力画面102aで選択されたIPの結果を表示するものである。入力ボタン420を使った詳細情報の入力が終了したときに完了ボタン440をクリックすることで、詳細データ入力画面102bでの作業を終了し、制御選択部101へ戻る。

【0030】

次に、制御選択部101の要望データボタン214をクリックし、要望データ選択画面102cで要望データを選択する。選択された要望データの出力が完了すると要望データ選択画面102cでの操作を終了して、制御選択部101へ戻る。

【0031】

図10は、図1のシステムの要望データ選択画面102cの一例を示している。要望データ選択画面102cは、取扱説明書10を出力選択する取扱説明書ボタン510と、製品規格書11を出力選択する製品規格書ボタン520と、LS I設計データ(RTLデータ)12を出力選択する設計データボタン530と、要望データ出力が完了したときにクリックする完了ボタン540とで構成される。右上の品種名「MN1234567」は、制御選択部101の画面で入力した品種名である。取扱説明書ボタン510をクリックすることで、詳細仕様管理情報170aに応じて説明書データ選択部104bで登録IPデータベース120より抽出された説明書データが、説明書データ変換部110に出力される。また、製品規格書ボタン520をクリックすることで、詳細仕様管理情報170aに応じて規格書データ選択部104cで登録IPデータベース120より抽出された規格書データが、規格書データ変換部113に出力される。また、設計データボタン530をクリックすることで、詳細仕様管理情報170aに応じて設計データ選択部104dで登録IPデータベース120より抽出された設計データが、設計データ変換部115に出力される。完了ボタン540をクリックすることで要望データ選択画面102cでの作業を終了し、制御選択部101へ戻る。なお、説明書データ変換部110、規格書データ変換部113、設計データ変換部115へは個別詳細仕様170bも出力される。

【0032】

次に、詳細仕様作成テンポラリ170中の詳細仕様管理情報170aと、個別詳細仕様170bとの具体例をそれぞれ説明する。

【0033】

図11は、図1中の詳細仕様管理情報170aの一例を示している。詳細仕様管理情報170aは、各IPの個別詳細仕様170bを管理するための情報であ

って、図示の例によれば、第1のIPはIP管理番号が「IP2」、モジュール名が「J20211_AM13」で示されるIPであり、第2のIPはIP管理番号が「IP3」、モジュール名が「J7151_IRQ」で示されるIPであり、第3のIPはIP管理番号が「IP1」、モジュール名が「J710M0_PORT」で示されるIPであり、第4のIPはIP管理番号が「IP4」、モジュール名が「J710D0_TM8」で示されるIPである。

【0034】

図12は、図1中の個別詳細仕様170bの一例を示している。図示の個別詳細仕様170bは、詳細仕様作成テンポラリ170に格納されている第3のIP「IP1 = J710M0_PORT」の詳細仕様テンプレートに入力された情報を示しており、ポートIP詳細仕様テンプレート132で空欄となっていたセルに品種名「MN1234567」に対応した個別詳細情報が格納されたものである。左端2段目の行から説明する。2段目の行はポート0のレジスタの個別詳細情報を示しており、ポート0のレジスタPnOUTのアドレスは「3F10」であり、ビットポジションはMSB側から「01111111」である。ポート0のレジスタPnINのアドレスは「3F20」であり、ビットポジションはMSB側から「01111111」である。ポート0のレジスタPnDIRのアドレスは「3F30」であり、ビットポジションはMSB側から「01111111」である。ポート0のレジスタPnP LUのアドレスは「3F40」であり、ビットポジションはMSB側から「01111111」である。次に、左端3段目の行に記載されているポート1のレジスタの個別詳細情報を順に説明する。ポート1のレジスタPnOUTのアドレスは「3F11」であり、ビットポジションはMSB側から「00011111」である。ポート1のレジスタPnINのアドレスは「3F21」であり、ビットポジションはMSB側から「00011111」である。ポート1のレジスタPnDIRのアドレスは「NOT」となっており、ポート1のPnDIRレジスタが存在しないことを示している。ポート1のレジスタPnP LUのアドレスは「3F41」であり、ビットポジションはMSB側から「00011111」である。

【0035】

次に、本システムの要望データを出力する動作について説明する。例えば、要望データ選択画面102cの取扱説明書ボタン510のクリックにより、取扱説明書10の出力が選択される。このとき説明書データ選択部104bは、詳細仕様管理情報170aで指定されたIPの説明書データを登録IPデータベース120から抽出し、これを説明書データ変換部110へ出力する。同時に個別詳細仕様170bが説明書データ変換部110に転送される。説明書データ変換部110では、入力された説明書データの変数部分を対応する個別詳細仕様170bで置換し、品種固有の説明書データ111を作成する。

【0036】

図13は、図1中の説明書データ変換部出力111の一例を示している。説明書データ変換部110から出力される品種固有の説明書データ111は、マークアップ言語の1つであるSGML (Standard Generalized Markup Language) で記述されたデータであって、タグ付きテキストデータの形式である。図13によれば、例えば図4で示したポートIP説明書データ133中のレジスタ名Pn〇UTの説明文中の変数「n」をポート番号である0で置換し出力している。説明書データ合成部112は、説明書データ111の紙面上のレイアウトを決めて、当該LSI全体の取扱説明書10を合成する。

【0037】

図14は、図1中の規格書データ変換部出力114の一例を示している。これは、規格書データ変換部113において、図5に示すポートIP規格書データ134の変数部分(n, m)を図12に示すポートIP個別詳細仕様170bで置換した結果である。規格書データ合成部115は、規格書データ114の紙面上のレイアウトを決めて、当該LSI全体の製品規格書11を合成する。

【0038】

図15は、図1中の設計データ変換部出力118の一例を示している。これは、設計データ変換部117において、図6に示すポートIP設計データ135の空欄を図12に示すポートIP個別詳細仕様170bに基づき接続情報を入力したテーブルであって、個別詳細仕様170bのポート及び各レジスタの該当ビットの「0」又は「1」データによって該当端子の接続情報を合成したものである。

。設計データ合成部119は、各IPの設計データ118から当該LSI全体の設計データ12を合成する。

【0039】

図16は、図15の設計データ118に対応する配線図であって、ポート端子P00の接続を示している。

【0040】

図1のLSI開発支援システムから最終的に出力される取扱説明書10、製品規格書11、LSI設計データ12の例をそれぞれ図17、図18、図19に示す。図1のシステムによれば、互いに矛盾のない取扱説明書10と、製品規格書11と、LSI設計データ12とを生成することができる。

【0041】

(第2の実施形態)

図20は、本発明の第2の実施形態に係るLSI開発支援システムの構成を示している。図20のLSI開発支援システムは、図1中の登録IPデータベース120の登録データ以外の互いに関連付けられた設計データとドキュメントデータとを利用できるように、図1のシステムに登録外IPデータベース190を追加し、かつ図1中のLSI開発支援処理部100に登録外IPデータベース選択部180を付加したものである。

【0042】

登録外IPデータベース190は、登録IPデータベース120に対するエキストラデータ、すなわち登録外IPデータ群200として、IP管理データ201と、詳細仕様テンプレート202と、取扱説明書データ203と、製品規格書データ204と、設計データ205とを有している。詳細仕様テンプレート202と、説明書データ203と、規格書データ204と、設計データ205とは、IP管理データ201により互いに関連付けられている。登録外IPデータベース選択部180において、180aは詳細仕様テンプレート選択部、180bは説明書データ選択部、180cは規格書データ選択部、180dは設計データ選択部である。

【0043】

図21は、図20のシステムの初期データ入力画面102aの一例を示している。360は登録外IP選択部であり、モジュール名を入力する入力ウインドウ361と、インスタンス名を入力する入力ウインドウ362と、選択IPを登録する登録ボタン363とで構成される。入力ウインドウ361で登録外IP名を入力し、入力ウインドウ362にインスタンス名を入力し、登録ボタン363をクリックすることで登録外IPの選択が行われる。この作業を繰り返すことで、登録外IPを複数選択することもできる。

【0044】

図20のLSI開発支援システムによれば、第1の実施形態より多くの情報をもとに、互いに矛盾のない取扱説明書10と、製品規格書11と、LSI設計データ12とを生成することができる。

【0045】

(第3の実施形態)

図22は、本発明の第3の実施形態に係るLSI開発支援システムの構成を示している。図22のシステムは、図1の構成に対し、データ変換合成部702を採用し、登録IPデータベース120にポートIPバージョンデータ136と、タイマIPバージョンデータ146と、シリアルIPバージョンデータ156と、ADIIPバージョンデータ166とを加え、データベース選択部104にIPバージョンデータ選択部104eを加えた構成である。703は操作者への問い合わせデータ、704は操作者からの回答データ、705はIPバージョン情報、706はバージョン表示データ、707はレイアウト表示データである。

【0046】

データ変換合成部702は、第1の実施形態で説明したのと同様に、要望データ選択フェーズで指定されたデータを要望された文書の形態に変換し、成果物として取扱説明書10、製品規格書11あるいはLSI設計データ12を出力する。また、データ変換合成部702は、操作者への問い合わせデータ703の出力をを行い、操作者からの回答データ704を入力することで、取扱説明書10、製品規格書11又はLSI設計データ12を生成する前にテキストデータの修正やレイアウトデータの修正が可能となり、取扱説明書10、製品規格書11、LS

I設計データ12を誤ったデータで生成することなく完成させることができるようになっている。IPのバージョン情報705は、IPバージョンデータ選択部104eからデータ変換合成部702へ出力される。バージョン表示データ706は、データ変換合成部702から操作者に対しIPバージョン情報705を表示するデータである。また、レイアウト表示データ707は、データ変換合成部702から操作者に対しレイアウトを表示するデータである。

【0047】

図23は、図22中のデータ変換合成部702の詳細構成を示している。図23において、700はテキストデータ部、701はレイアウトデータ部、720はデータ修正部である。説明書データ変換部110、規格書データ変換部113、設計データ変換部117は、第1の実施形態と同様にそれぞれ予め定められた所定の処理を行い、結果をテキストデータ部700へ出力する。テキストデータ部700は、データ111、114、118が入力されると、これら全てのデータを保持し、データ保持が完了すると、データ修正部720へ信号710を出力する。データ修正部720は、テキストデータ部700からの信号710が入力されると、操作者へ問い合わせデータ703を出力し、データ111、114、118のテキストデータのバージョンを確認するか否かの問い合わせを行う。

【0048】

操作者は、データ修正部720からの問い合わせに対し、回答データ704をデータ修正部720へ与える。データ修正部720は、与えられた回答データ704がバージョンを確認する場合であれば、IPバージョン情報705を入手し、所定の処理を行い、完了信号711をテキストデータ部700へ出力する。また、回答データ704がバージョンを確認しない場合であれば、所定の処理を行わず、完了信号711をテキストデータ部700へ出力する。データ修正部720の処理については後述する。

【0049】

テキストデータ部700は、データ修正部720からの完了信号711が入力されると、説明書データ合成部112へデータ111aを、規格書データ合成部115へデータ114aを、設計データ合成部119へデータ118aをそれぞ

れ出力する。説明書データ合成部112、規格書データ合成部115、設計データ合成部119は、第1の実施形態と同様にそれぞれ予め定められた所定の処理を行い、レイアウトデータ部701へ説明書レイアウトデータ10a、規格書レイアウトデータ11a、設計レイアウトデータ12aを出力する。レイアウトデータ部701は、これらのレイアウトデータ10a, 11a, 12aが入力されると、これら全てのデータを保持し、データ保持が完了すると、データ修正部720へ信号712を出力する。

【0050】

データ修正部720は、レイアウトデータ部701からの信号712が入力されると、操作者に対して問い合わせデータ703を出力し、レイアウトデータ10a, 11a, 12aを確認するか否かの問い合わせを行う。操作者は、データ修正部720からの問い合わせデータ703に対し、回答データ704をデータ修正部720に与える。データ修正部720は、与えられた回答データ704がレイアウトを確認する場合であれば、レイアウトデータ部701から必要なレイアウトデータ714をデータ修正部720へ出力させ、所定の処理を行い、完了信号713をレイアウトデータ部701へ出力する。また、回答データ704がレイアウトを確認しない場合であれば、所定の処理を行わず、完了信号713をレイアウトデータ部701へ出力する。

【0051】

図24は、図23中のデータ修正部720の詳細構成を示している。図24のデータ修正部720は、バージョン管理データテーブル900と、位置情報データテーブル902と、制御部903とで構成されている。制御部903は、IPバージョン情報705が入力されると所定の処理を行い、データバス713を介してバージョン管理データテーブル900を生成する。

【0052】

図25は、図24中のバージョン管理データテーブル900の一例を示している。このデータテーブル900は、IPの管理データとバージョンとの関係を表すテーブルである。図示の例によれば、IP1のデータは「Ver1 (バージョン1)」であり、IP2のデータは「Ver2 (バージョン2)」であり、IP

3のデータは「Ver2（バージョン2）」であり、IP4のデータは「Ver3（バージョン3）」である。

【0053】

図24中の制御部903は、このバージョン管理データテーブル900を参照し、IP1、IP2、IP3、IP4のバージョン情報705から、適切なIPのバージョンであるかの確認を行う。適切なIPのバージョンであるか否かの判断は、例えば、IPバージョンの平均値AVを算出し、このAVの値を任意の値Sとで大小比較を行い、適切なバージョンであるか否かの判断を行う。図25の例の場合、AV=Ver2（バージョン2）となり、IP1がVer1（バージョン1）であってAVの値より小さいため、バージョンが古いと判断する。そこで制御部903は、問い合わせデータ703とバージョン表示データ706とを操作者に提示する。操作者は、これを見てIPのバージョンが適切であるか否かの判断を更に行うことができる。

【0054】

また、制御部903は、レイアウトデータ714が入力されると所定の処理を行い、データバス719を介して位置情報データテーブル902を生成する。以下、図26～図31を用いて、生成すべきドキュメントに係るレイアウトデータ714を修正する処理について説明する。図28は図23中のレイアウトデータ部701からデータ修正部720へ渡された修正前のレイアウトデータ714の一例を示しており、ここでは「挿入図1」と「挿入図2」との重なりをなくすための手順を説明する。

【0055】

図26は、図24中の制御部903の位置情報処理を示すフローチャートである。図26において、S1000では、レイアウトデータ714からスキャン動作を行い、「挿入図1」と「挿入図2」とのX方向の位置と、Y方向の位置を検出する。S1001では、「挿入図1」と「挿入図2」とのX方向と、Y方向の位置から座標を算出し、座標位置A1、A2、A3、A4、B1、B2、B3、B4を決定する。S1002では、座標を決定すると座標データを制御部903からデータバス719を介して位置情報データテーブル902へ転送する（図2

9参照）。S1003では、制御部903は位置情報データテーブル902から「挿入図1」と「挿入図2」との重複部を検出する。S1004では、重複部が検出されるとレイアウトデータ714の修正を行うか否かの判断を操作者に確認するために、制御部903から操作者に対し問い合わせデータ703とレイアウト表示データ707とを出力し、操作者からの回答データ704を待つ。操作者はレイアウト表示データ707を参照し、修正するかどうかの判断を行い、レイアウトデータ714を修正する場合には、その旨の回答データ704を制御部903に与える。修正しない場合には、処理を終了する。制御部903は、修正するという回答データ704が入力されると次の処理S1005へ移行する。

【0056】

S1005では、「挿入図1」と「挿入図2」とのうちどちらかの移動を行う図を選択し、選択されると次ステップS1006へ移行する。S1006では、移動量を決定する。移動量は、GA(X)とGA(Y)から、X方向=0、Y方向=3を移動する挿入図の位置座標に加算し、移動後の座標を決定する（図30参照）。S1007では、レイアウトデータ714の修正を行い（図31参照）、レイアウト表示データ707により操作者に対してレイアウトを表示する。S1008では、S1007で表示したレイアウト表示データ707を確認し、正常なレイアウトであれば確認終了の回答データ704を得て、処理を終了する。

【0057】

図27は、図26中の重複部検出処理S1003の詳細を示すフローチャートである。図27において、S2000では、「挿入図1」のA1、A2、A3、A4の中からX座標の最大値を検出して、A3(7, 9)、A4(7, 3)を得る。S2001では、S2000で検出した座標の中からY座標の最大値を検出し、GA座標としてGA(7, 9)を決定する。S2002では、「挿入図2」のB1、B2、B3、B4の中からY座標の最小値を検出して、B1(5, 8)、B4(10, 8)を得る。S2003では、S2002で検出した座標の中からX座標の最小値を検出し、GB座標としてGB(5, 8)を決定する。S2004では、重複部のX寸法をGX=GA(X)-GB(X)より算出し、GX=2を得る。S2005では、重複部のY寸法をGY=GA(Y)-GB(Y)よ

り算出し、G Y = 1を得る。S 2006では、S 2004とS 2005で算出したG X = 2と、G Y = 1から「挿入図1」と「挿入図2」とが重複しているかの判定を行う。判定は所定値Sを用いてG XとG Yのそれぞれの値で判断する。S = 1とすると、G X \geq 1あるいはG Y \geq 1であれば重複していると判断する。重複があると判断すると図26のS 1004へ進む。

【0058】

以上の手順を実行することにより、図31に示した修正後のレイアウトデータ714では「挿入図1」と「挿入図2」との重なりが解消される。

【0059】

以上のように第3の実施形態によれば、図1の構成にデータ修正部720を備えたデータ変換合成部702を加えることにより、誤った入力データから取扱説明書10、製品規格書11、LSI設計データ12を生成することを防ぎ、これらのデータを容易に修正することが可能となり、操作者にとって煩わしい修正処理を自動で実行することが可能となる。なお、制御部903ではバージョン管理データテーブル900を生成して適切なIPバーションであるかの判断を行ったが、この限りではなく、IPを登録した日付のデータを用いて日付データテーブルを生成し、適切なIPであるかの判断を行っても同等の効果を得ることができる。

【0060】

【発明の効果】

以上説明してきたとおり、本発明のLSI開発支援システムによれば、データベースから抽出したモジュール毎の設計データとドキュメントデータとを共通の個別詳細仕様に基づいてそれぞれ変換合成することとしたので、互いに矛盾のないLSI設計データとドキュメントとを生成することができる。しかも、製品仕様を正確に反映したドキュメントの早期提供が可能になる。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態に係るLSI開発支援システムの構成を示すブロック図である。

【図2】

図1中のポートIP管理データの一例を示す図である。

【図3】

図1中のポートIP詳細仕様テンプレートの一例を示す図である。

【図4】

図1中のポートIP説明書データの一例を示す図である。

【図5】

図1中のポートIP規格書データの一例を示す図である。

【図6】

図1中のポートIP設計データの一例を示す図である。

【図7】

図1のシステムの制御選択画面の一例を示す図である。

【図8】

図1のシステムの初期データ入力画面の一例を示す図である。

【図9】

図1のシステムの詳細データ入力画面の一例を示す図である。

【図10】

図1のシステムの要望データ選択画面の一例を示す図である。

【図11】

図1中の詳細仕様管理情報の一例を示す図である。

【図12】

図1中の個別詳細仕様の一例を示す図である。

【図13】

図1中の説明書データ変換部の出力例を示す図である。

【図14】

図1中の規格書データ変換部の出力例を示す図である。

【図15】

図1中の設計データ変換部の出力例を示す図である。

【図16】

図15の設計データに対応する配線図である。

【図17】

図1のシステムから出力される取扱説明書の一例を示す図である。

【図18】

図1のシステムから出力される製品規格書の一例を示す図である。

【図19】

図1のシステムから出力される設計データの一例を示す図である。

【図20】

本発明の第2の実施形態に係るLSI開発支援システムの構成を示すブロック図である。

【図21】

図20のシステムの初期データ入力画面の一例を示す図である。

【図22】

本発明の第3の実施形態に係るLSI開発支援システムの構成を示すブロック図である。

【図23】

図22中のデータ変換合成部の詳細構成を示すブロック図である。

【図24】

図23中のデータ修正部の詳細構成を示すブロック図である。

【図25】

図24中のバージョン管理データテーブルの一例を示す図である。

【図26】

図24中の制御部の処理を示すフローチャートである。

【図27】

図26中の重複部検出処理の詳細を示すフローチャートである。

【図28】

図23中のレイアウトデータ部からデータ修正部へ渡された修正前のレイアウトデータの一例を示す図である。

【図29】

図28のレイアウトデータに対応する図24中の位置情報データテーブルの内容を示す図である。

【図30】

図24中の位置情報データテーブルの修正後の内容を示す図である。

【図31】

図30の位置情報データテーブルに対応する修正後のレイアウトデータを示す図である。

【符号の説明】

- 1 0 取扱説明書
- 1 1 製品規格書
- 1 2 L S I 設計データ
- 1 0 0 L S I 開発支援処理部
- 1 0 1 制御選択部
- 1 0 2 入力インターフェース部
- 1 0 2 a 初期データ入力画面
- 1 0 2 b 詳細データ入力画面
- 1 0 2 c 要望データ選択画面
- 1 0 4 データベース選択部
- 1 0 4 a 詳細仕様テンプレート選択部
- 1 0 4 b 説明書データ選択部
- 1 0 4 c 規格書データ選択部
- 1 0 4 d 設計データ選択部
- 1 0 4 e I Pバージョンデータ選択部
- 1 1 0 説明書データ変換部
- 1 1 1 説明書データ変換部の出力データ
- 1 1 2 説明書データ合成部
- 1 1 3 規格書データ変換部
- 1 1 4 規格書データ変換部の出力データ
- 1 1 5 規格書データ合成部

- 117 設計データ変換部
- 118 設計データ変換部の出力データ
- 119 設計データ合成部
- 120 登録IPデータベース
- 130 ポートIPデータ群
- 131 ポートIP管理データ
- 132 ポートIP詳細仕様テンプレート
- 133 ポートIP説明書データ
- 134 ポートIP規格書データ
- 135 ポートIP設計データ
- 136 ポートIPバージョンデータ
- 140 タイマIPデータ群
- 141 タイマIP管理データ
- 142 タイマIP詳細仕様テンプレート
- 143 タイマIP説明書データ
- 144 タイマIP規格書データ
- 145 タイマIP設計データ
- 146 タイマIPバージョンデータ
- 150 シリアルIPデータ群
- 151 シリアルIP管理データ
- 152 シリアルIP詳細仕様テンプレート
- 153 シリアルIP説明書データ
- 154 シリアルIP規格書データ
- 155 シリアルIP設計データ
- 156 シリアルIPバージョンデータ
- 160 ADIPデータ群
- 161 ADIP管理データ
- 162 ADIP詳細仕様テンプレート
- 163 ADIP説明書データ

- 164 ADIP規格書データ
- 165 ADIP設計データ
- 166 ADIPバージョンデータ
- 170 詳細仕様作成テンポラリ
- 170a 詳細仕様管理情報
- 170b 個別詳細仕様
- 170c 品種シリーズ共通の概要データ
- 180 登録外IPデータベース選択部
- 180a 詳細仕様テンプレート選択部
- 180b 説明書データ選択部
- 180c 規格書データ選択部
- 180d 設計データ選択部
- 190 登録外IPデータベース
- 200 登録外IPデータ群
- 201 登録外IP管理データ
- 202 登録外IP詳細仕様テンプレート
- 203 登録外IP説明書データ
- 204 登録外IP規格書データ
- 205 登録外IP設計データ
- 700 テキストデータ部
- 701 レイアウトデータ部
- 702 データ変換合成部
- 703 問い合わせデータ
- 704 回答データ
- 705 IPバージョン情報
- 706 バージョン表示データ
- 707 レイアウト表示データ
- 714 レイアウトデータ
- 720 データ修正部

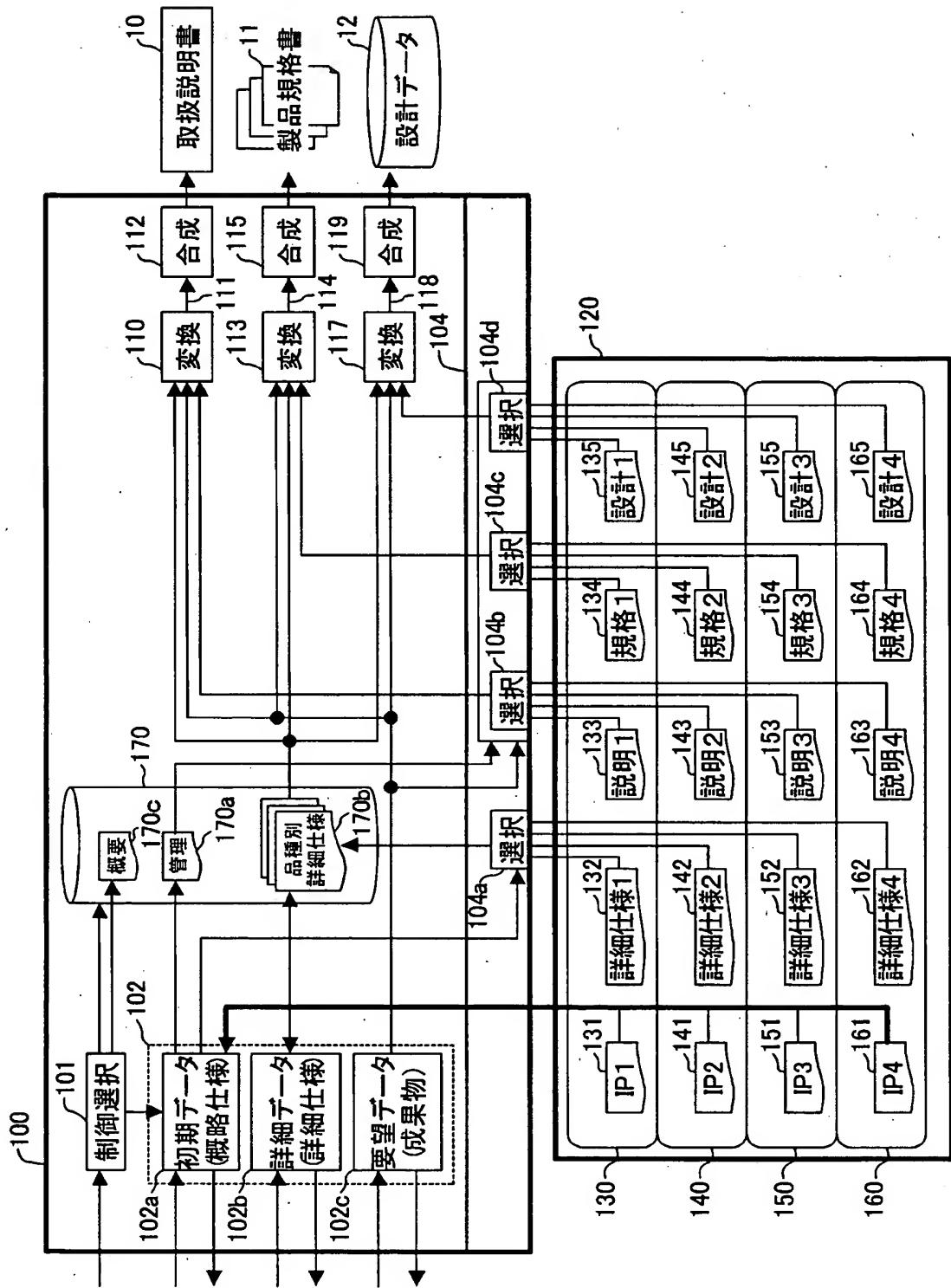
900 バージョン管理データテーブル

902 位置情報データテーブル

903 制御部

【書類名】図面

【図1】



【図2】

131

IP1 = J710M0_PORT
インスタンス = XXXX
a: 詳細仕様1
b: 説明1
c: 規格1
d: 設計1

【図3】

132

ポートn	PnOUT	PnIN	PnDIR	PnPLU
	アドレス	アドレス	アドレス	アドレス
	MSB...LSB	MSB...LSB	MSB...LSB	MSB...LSB
0				
1				

【図4】

133

レジスタ名	説明文(PnDIRあり)	説明文(PnDIRなし)
PnOUT	端子へデータを出力するときは、ポートn方向制御レジスタ(PnDIR)の制御フлагを1に設定し、ポートn出力レジスタ(PnOUT)にデータを書き込んでください。	端子へデータを出力するときは、ポートn出力レジスタ(PnOUT)にデータを書き込んでください。
PnIN	端子の入力データを読むときは、ポートn方向制御レジスタ(PnDIR)の制御フлагを0に設定し、ポートn入力レジスタ(PnIN)の値を読み出してください。	端子の入力データを読むときは、ポートn入力レジスタ(PnIN)の値を読み出してください。
PnDIR	ポートnは、ポートn方向制御レジスタ(PnDIR)により、1ビット単位の入出力方向を制御できます。ポートn方向制御レジスタ(PnDIR)の制御フлагが1のとき出力モード、0のとき入力モードになります。	ポートnは、ポートn方向制御レジスタ(PnDIR)により、1ビット単位の入出力方向を制御できます。ポートn方向制御レジスタ(PnDIR)の制御フлагが1のとき出力モード、0のとき入力モードになります。
PnPBU	ポートnは、ポートnフルアップ抵抗制御レジスタ(PnPBU)により、1ビット単位のフルアップ抵抗の有無を選択できます。ポートnフルアップ抵抗制御レジスタ(PnPBU)の制御フлагを1に設定すると、フルアップ抵抗が付加されます。	ポートnは、ポートnフルアップ抵抗制御レジスタ(PnPBU)により、1ビット単位のフルアップ抵抗の有無を選択できます。ポートnフルアップ抵抗制御レジスタ(PnPBU)の制御フлагを1に設定すると、フルアップ抵抗が付加されます。

【図5】

134P_{nm}

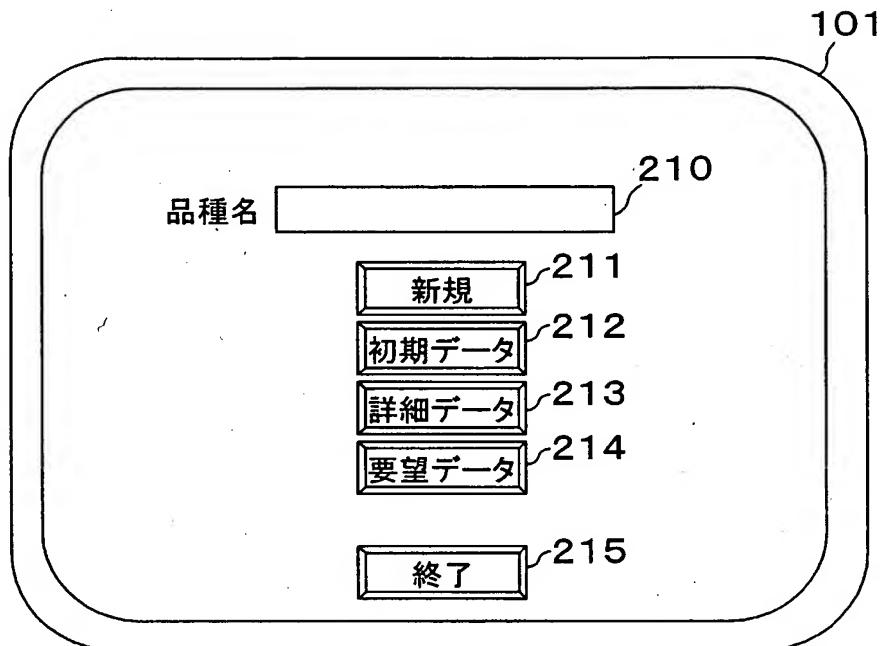
入力電圧ハイレベル	V _{IH}		0.8V _{DD}	V _{DD}	V
入力電圧ローレベル	V _{IL}		V _{SS}	0.2V _{DD}	V
プルアップ抵抗	R _{IH}	プルアップ抵抗有 V _{IN} = 1.2 V	36	90	180 kΩ
入力一ク電流	I _{IL}	プルアップ抵抗無 V _{IN} = 0 ~ V _{DD}		±2	μA
出力電圧ハイレベル	V _{OH}	I _{OH} = -300 μA	2.4		V
出力電圧ローレベル	V _{OL}	I _{OL} = 1.6 mA		0.6	V

【図6】

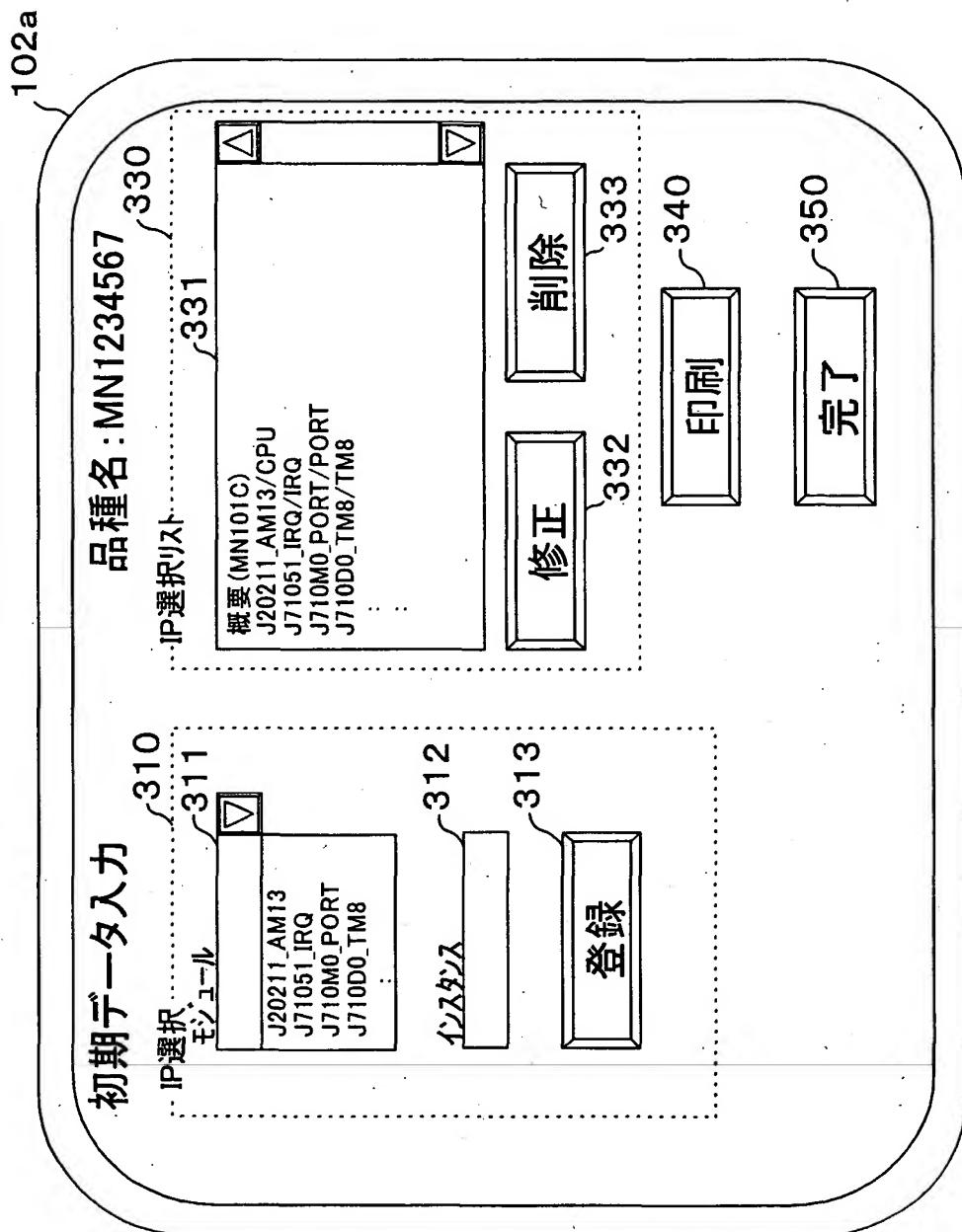
135

配線元		配線先		
モジュール	インスタンス	端子	モジュール	インスタンス
J710MO_PORT		p0out0	J710MO_PORT	
				p0in0
J710MO_PORT		p0dir0		
J710MO_PORT		p0plu0		
J710MO_PORT		p1out7	J710MO_PORT	
				p1in7
J710MO_PORT		p1dir7		
J710MO_PORT		p1plu7		

【図7】

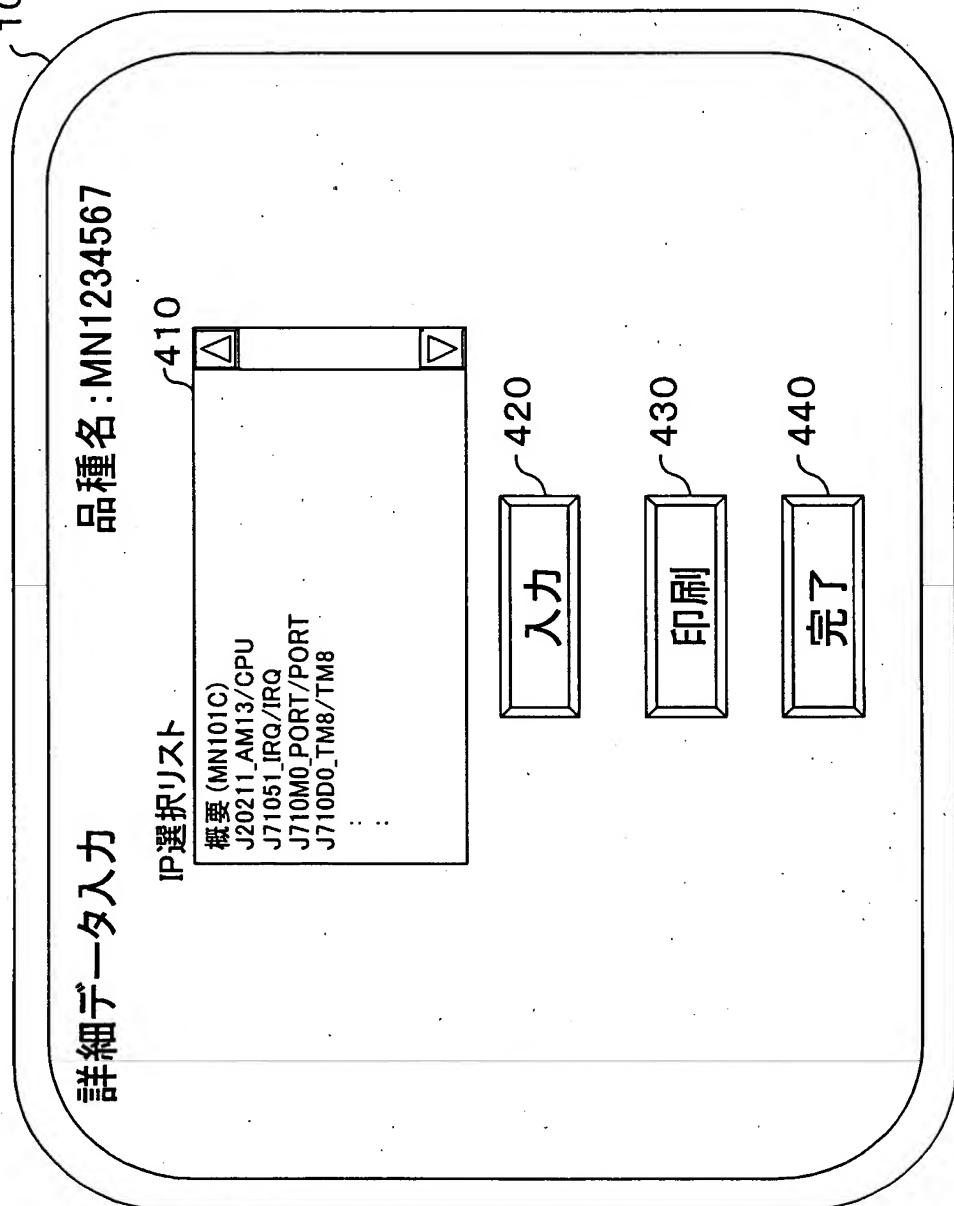


【図8】

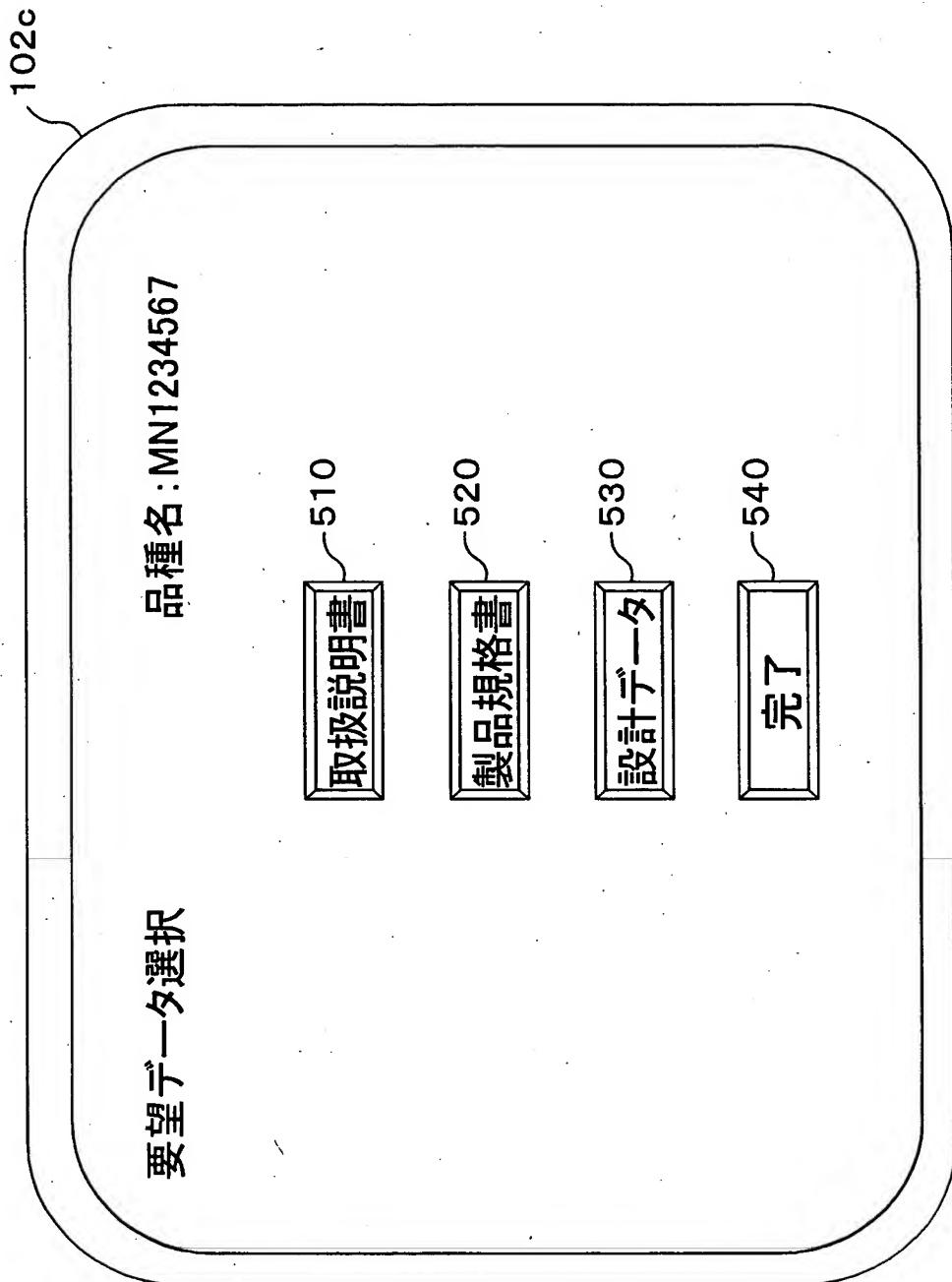


【図9】

102b



【図10】



【図11】

170a

IP2=J20211_AM13

インスタンス=CPU

a: 詳細仕様2

b: 説明2

c: 規格2

d: 設計2

IP3=J71051_IRQ

インスタンス=IRQ

a: 詳細仕様3

b: 説明3

c: 規格3

d: 設計3

IP1=J710M0_PORT

インスタンス=PORT

a: 詳細仕様1

b: 説明1

c: 規格1

d: 設計1

IP4=J710D0_TM8

インスタンス=TM8

a: 詳細仕様4

b: 説明4

c: 規格4

d: 設計4

【図12】

170b

		PnOUT	PnIN	PnDIR	PnPLU
ポートn		アドレス	アドレス	アドレス	アドレス
		MSB...LSB	MSB...LSB	MSB...LSB	MSB...LSB
0	3F10	3F20	3F30	3F40	
	01111111	01111111	01111111	01111111	
1	3F11	3F21	NOT	3F41	
	00011111	00011111		00011111	

【図13】

111

```

<section><heading>ポート0の説明</heading>
<section position = "square">
<heading>汎用ポートの設定</heading>
<para>端子へデータを出力するときは、ポート0方向制御レジスタ
(PODIR) の制御フラグを1に設定し、ポート0出力レジスタ (P0OUT) にデー
タを書き込んでください。</para>
<para>端子の入力データを読むときは、ポート0方向制御レジスタ
(PODIR) の制御フラグを0に設定し、ポート0入力レジスタ (P0IN) の値を
読み出してください。</para>
<para>ポート0は、ポート0方向制御レジスタ (PODIR) により、1ビット単
位の入出力方向を制御できます。ポート0方向制御レジスタ (PODIR) の制
御フラグが1のとき出力モード、0のとき入力モードになります。
</para>
<para>ポート0は、ポート0プルアップ抵抗制御レジスタ (POPLU) により、
1ビット単位のプルアップ抵抗の有無を選択できます。ポート0プルアッ
プ抵抗制御レジスタ (POPLU) の制御フラグを1に設定すると、プルアップ
抵抗が付加されます。</para>
</section> </section>
<section><heading>ポート1の説明</heading>
<section position = "square">
<heading>汎用ポートの設定</heading>
<para>端子へデータを出力するときは、ポート1出力レジスタ (P1OUT) に
データを書き込んでください。</para>
<para>端子の入力データを読むときは、ポート1入力レジスタ (P1IN) の
値を読み出してください。</para>
<para>ポート1は、ポート1プルアップ抵抗制御レジスタ (P1PLU) により、
1ビット単位のプルアップ抵抗の有無を選択できます。ポート1プルアッ
プ抵抗制御レジスタ (P1PLU) の制御フラグを1に設定すると、プルアップ
抵抗が付加されます。</para>
</section></section>

```

114

P00

入力電圧ハイレベル	V_{IH}	0.8V _{DD}	V_{DD}	V
入力電圧ローレベル	V_{IL}	V_{SS}	0.2V _{DD}	V
プルアップ抵抗	R_{IH}	36	90	180
	$V_{IN} = 1.2V$			kΩ
入力リーク電流	I_{LI}			±2 μA
	$V_{IN} = 0 \sim V_{DD}$			
出力電圧ハイレベル	V_{OH}	$I_{OH} = -300 \mu A$	2.4	V
出力電圧ローレベル	V_{OL}	$I_{OL} = 1.6 mA$	0.6	V

P01

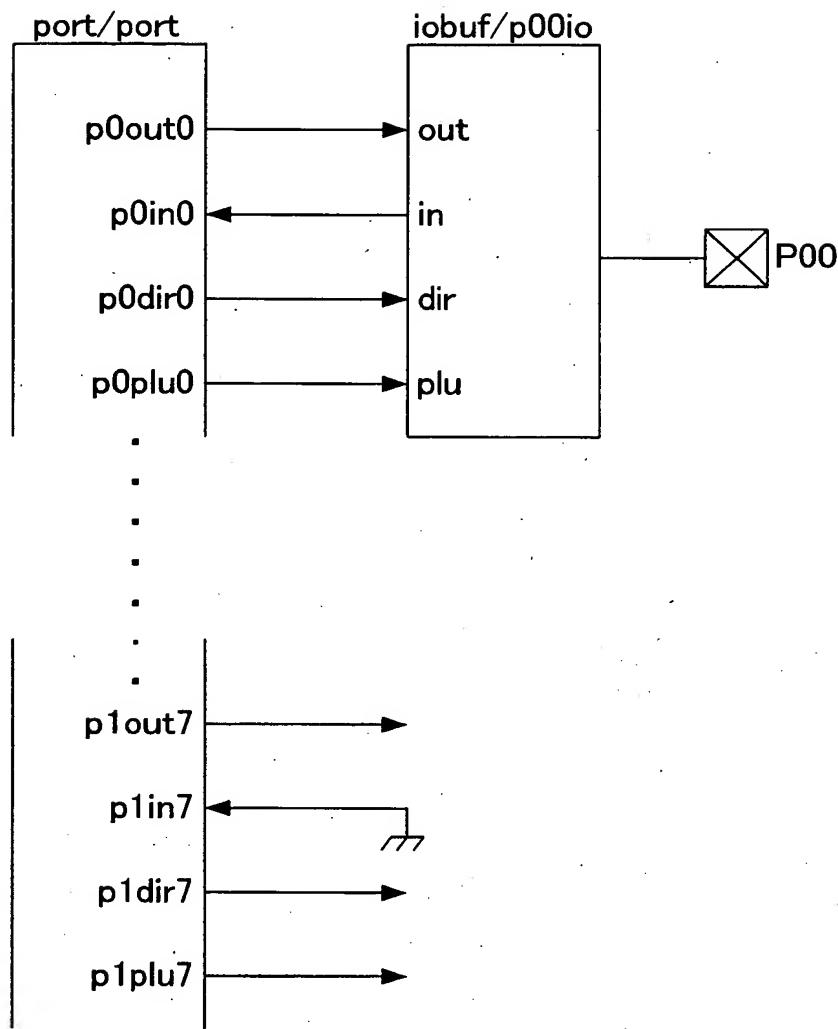
入力電圧ハイレベル	V_{IH}	0.8V _{DD}	V_{DD}	V
入力電圧ローレベル	V_{IL}	V_{SS}	0.2V _{DD}	V
プルアップ抵抗	R_{IH}	36	90	180
	$V_{IN} = 1.2V$			kΩ
入力リーク電流	I_{LI}			±2 μA
	$V_{IN} = 0 \sim V_{DD}$			
出力電圧ハイレベル	V_{OH}	$I_{OH} = -300 \mu A$	2.4	V
出力電圧ローレベル	V_{OL}	$I_{OL} = 1.6 mA$	0.6	V

【図15】

118

配線元		配線先	
端子	端子	端子	端子
J710MO_PORT	PORT	p0out0	iobuf
iobuf	p00io	in	J710MO_PORT
J710MO_PORT	PORT	p0dir0	iobuf
J710MO_PORT	PORT	p0plu0	iobuf
J710MO_PORT	PORT	p1out7	open
iobuf	FIX	0	J710MO_PORT
J710MO_PORT	PORT	p1dir7	open
J710MO_PORT	PORT	p1plu7	open

【図16】



【図17】

4.1 ポート0の機能

4.1.1 ポート0の説明

- 汎用ポートの設定
 - 端子ヘデータを出力するときは、ポート0方向制御レジスタ(P0DIR)の制御フラグを1に設定し、ポート0出力レジスタ(P0OUT)にデータを書き込んでください。
 - 端子の入力データを読むときは、ポート0方向制御レジスタ(P0DIR)の制御フラグを0に設定し、ポート入力レジスタ(P0IN)の値を読み出してください。
 - ポート0は、ポート0方向制御レジスタ(P0DIR)により、1ビット単位の出入力方向を制御できます。
 - ポート0方向制御レジスタ(P0DIR)の制御フラグが1のとき出力モード、0のとき入力モードになります。
 - ポート0はポート0フルアップ抵抗制御レジスタ(P0PLU)により、1ビット単位のフルアップ抵抗の有無を選択できます。ポート0フルアップ抵抗制御レジスタ(P0PLU)の制御フラグを1に設定すると、フルアップ抵抗が付加されます。

11

【図18】

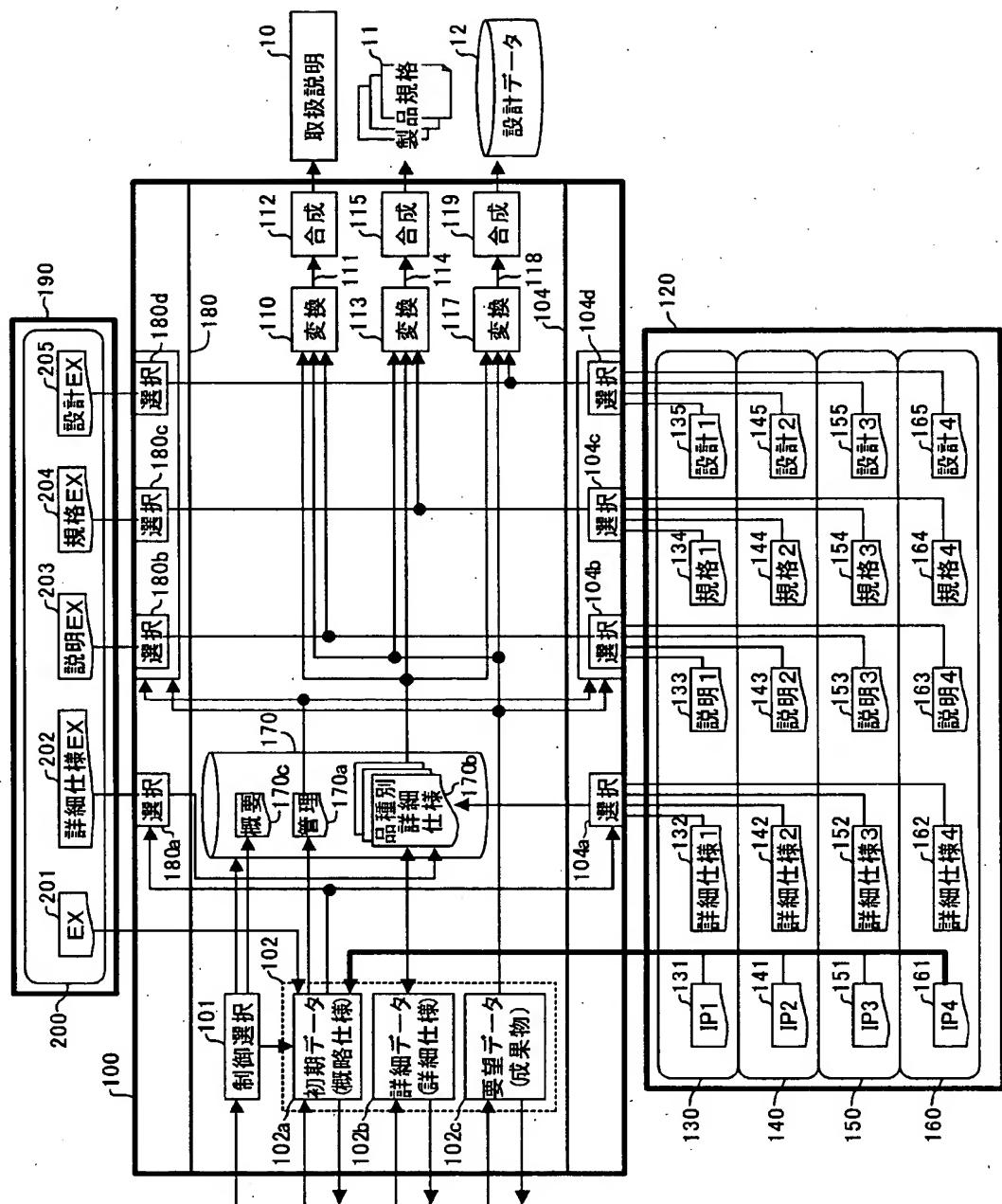
製品規格		MN1234567			
本文 全頁	-	頁	10		
C.電気的特性					
$T_a = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ $V_{DD} = 3 \text{ V}$ $V_{SS} = 0 \text{ V}$					
項目	略号	条件	許容値	単位	
			最小	標準	最大
P00					
入力電圧ハイレベル	V_{IH}		$0.8V_{DD}$	V_{DD}	V
入力電圧ローレベル	V_{IL}		V_{SS}		$0.2V_{DD}$
プルアップ抵抗	R_{IH}	プルアップ抵抗有 $V_{IN} = 1.2 \text{ V}$	36	90	180
		プルアップ抵抗無 $V_{IN} = 0 \sim V_{DD}$			$k\Omega$
入力リーク電流	I_{LJ}			± 2	μA
出力電圧ハイレベル	V_{OH}	$I_{OH} = -300 \mu\text{A}$	2.4		
出力電圧ローレベル	V_{OL}	$I_{OL} = 1.6 \text{ mA}$		0.6	V

【図19】

12

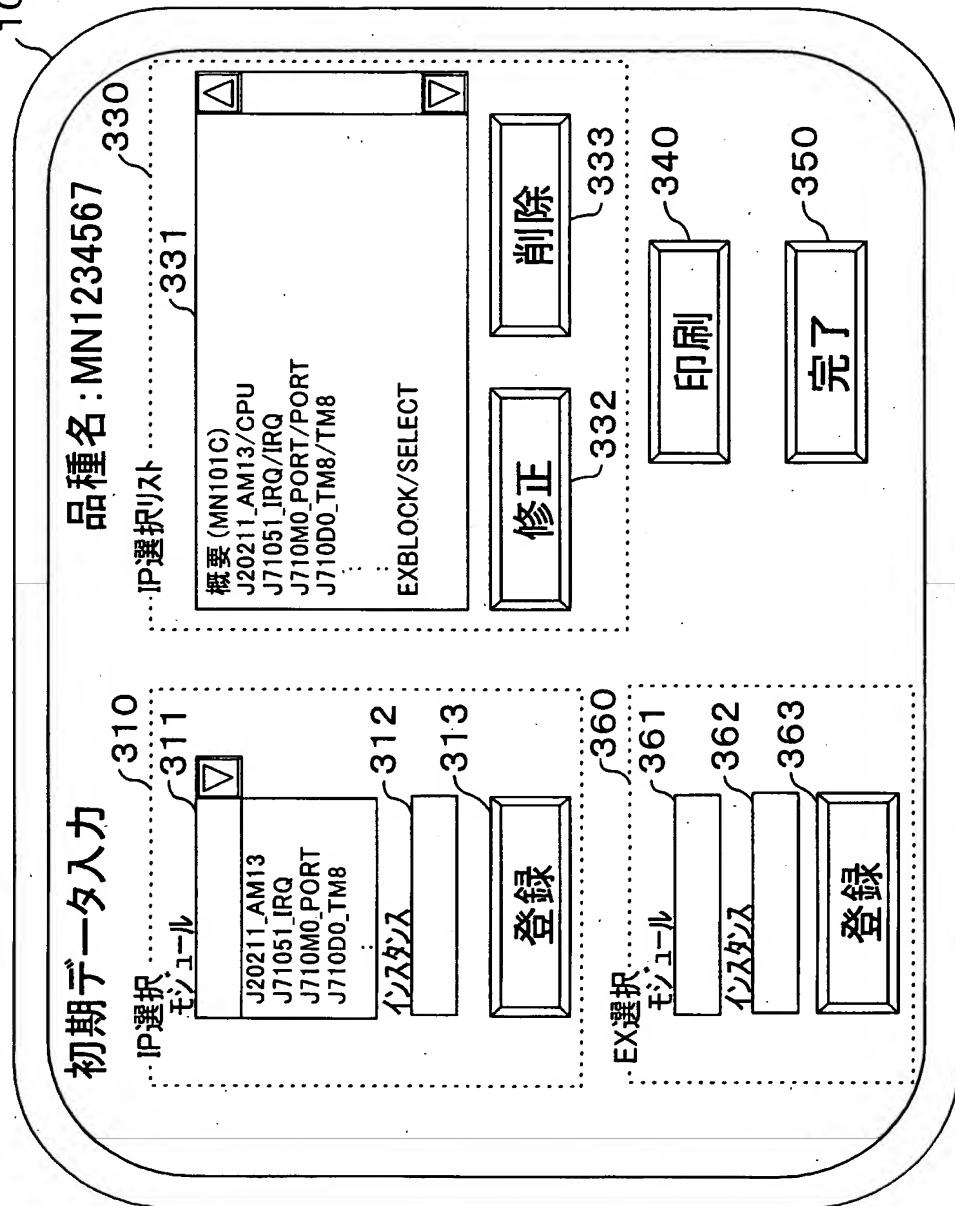
```
module SAMPLE (
P00,
.
.
P17);
input P00;
.
input P17;
wire p00io_in_net0;
.
wire p17io_in_net7;
wire PORT_p0dir0_net8;
wire PORT_p0out0_net9;
wire PORT_p0plu0_net10;
.
wire PORT_p1dir7_net53;
wire PORT_p1out7_net54;
wire PORT_p1plu7_net55;
.
iobuf p00io (
    .io(P00),
    .in(p00io_in_net0),
    .dir(PORT_p0dir0_net8),
    .out(PORT_p0out0_net9),
    .plu(PORT_p0plu0_net10));
.
```

【図20】

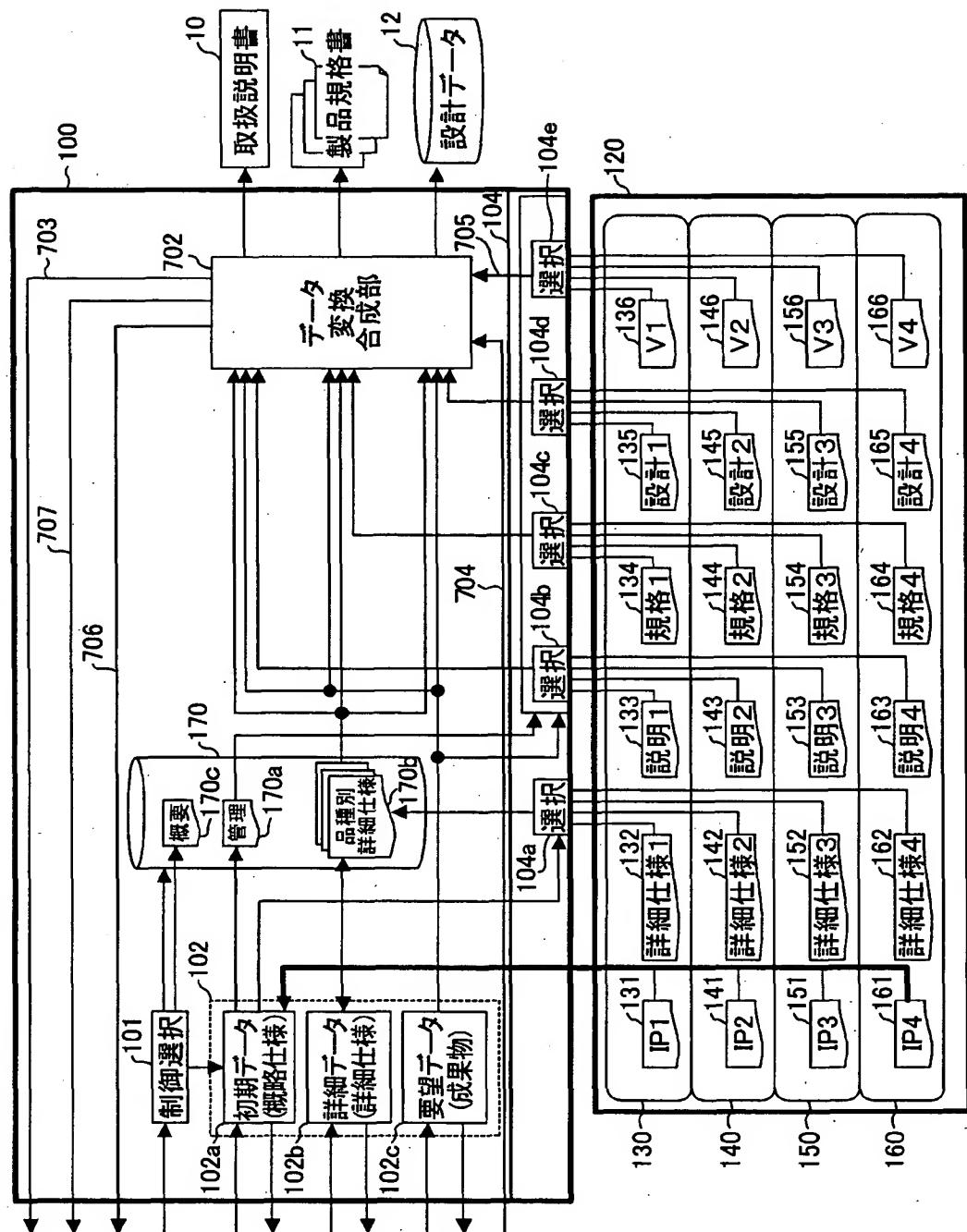


【図21】

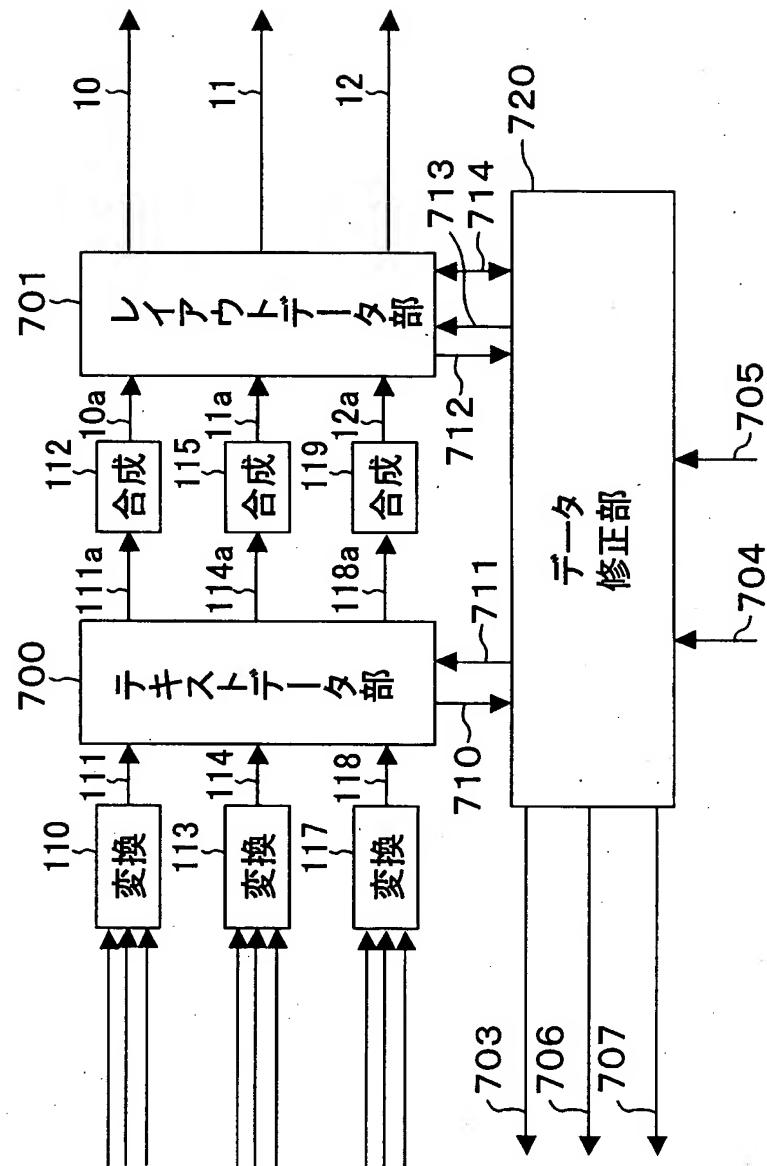
102a



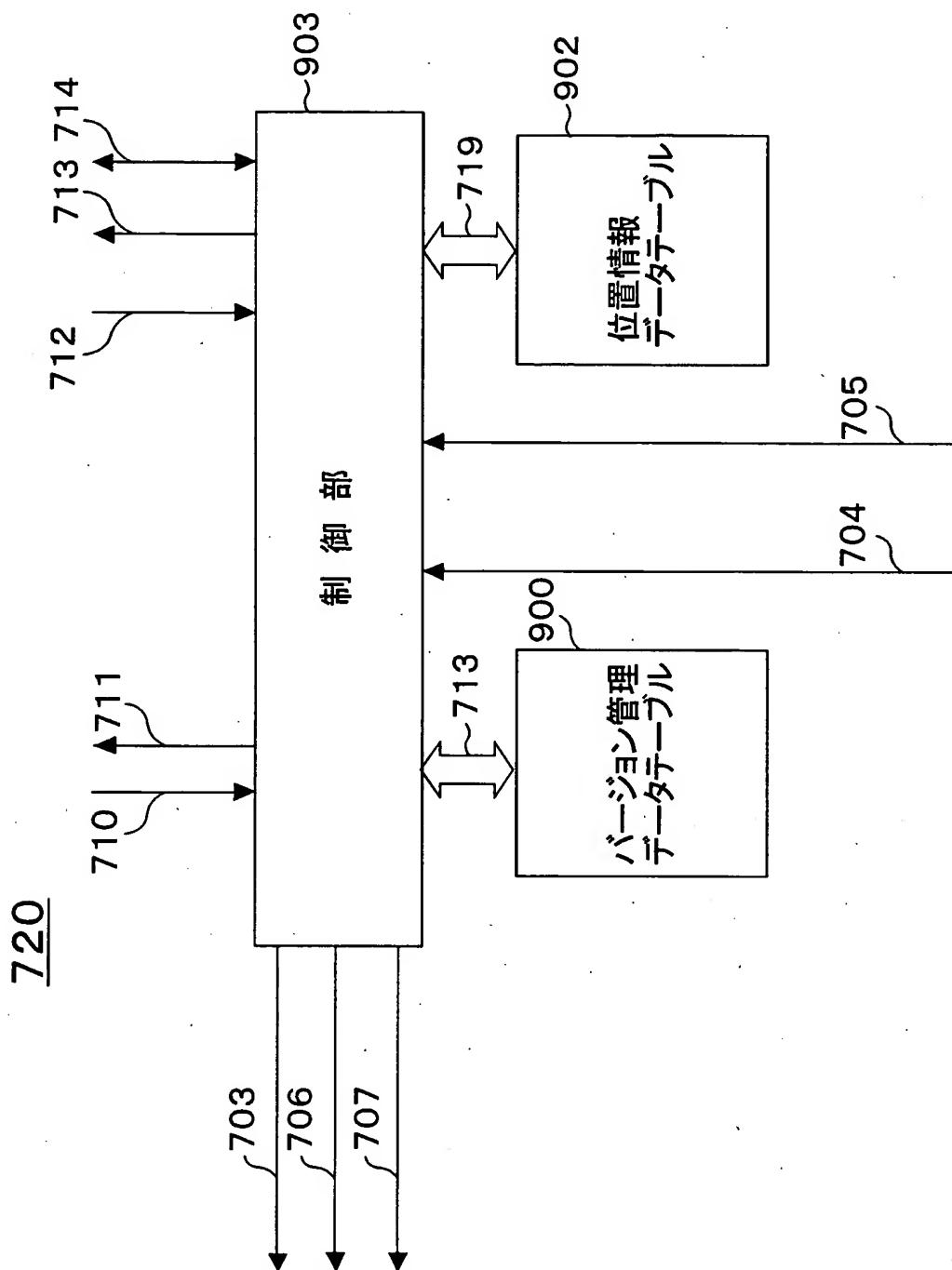
【図22】



【図23】

702

【図24】

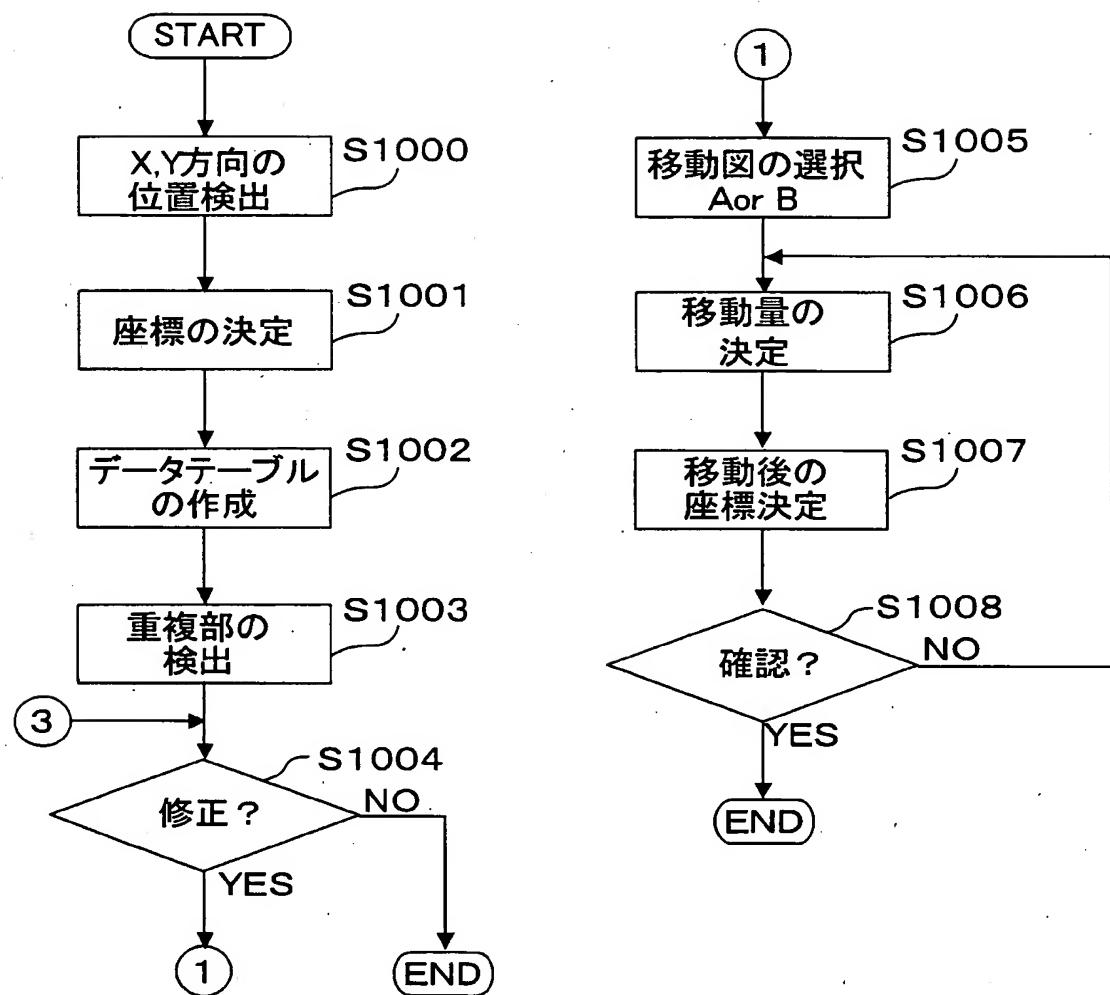


【図25】

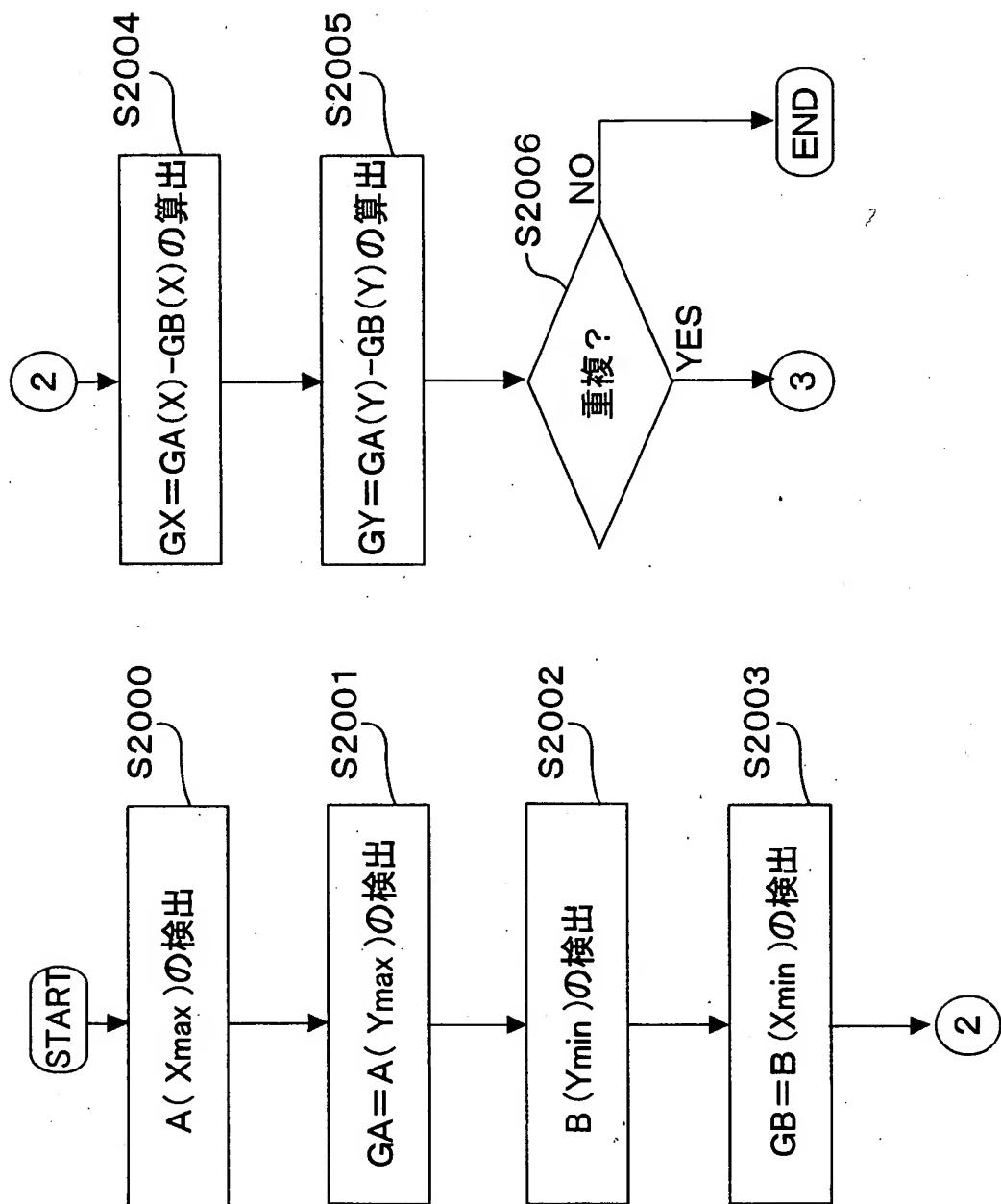
900

IPの管理データ	バージョン
IP1	Ver 1
IP2	Ver 2
IP3	Ver 2
IP4	Ver 3

【図26】

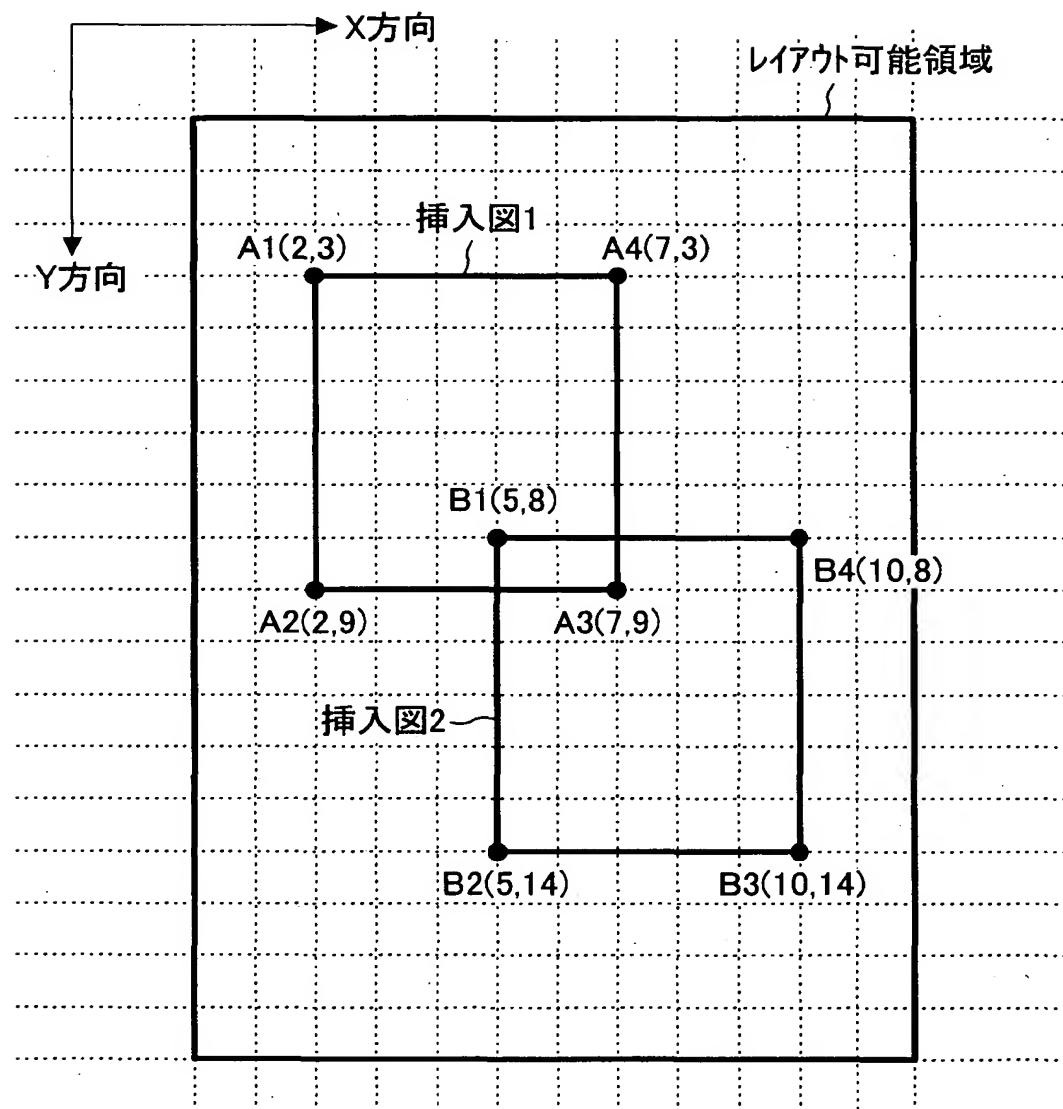


【図27】



【図28】

714 修正前



【図29】

902 修正前

	位置情報1	位置情報2	位置情報3	位置情報4
挿入図1	A1 (2, 3)	A2 (2, 9)	A3 (7, 9)	A4 (7, 3)
挿入図2	B1 (5, 8)	B2 (5, 14)	B3 (10, 14)	B4 (10, 8)

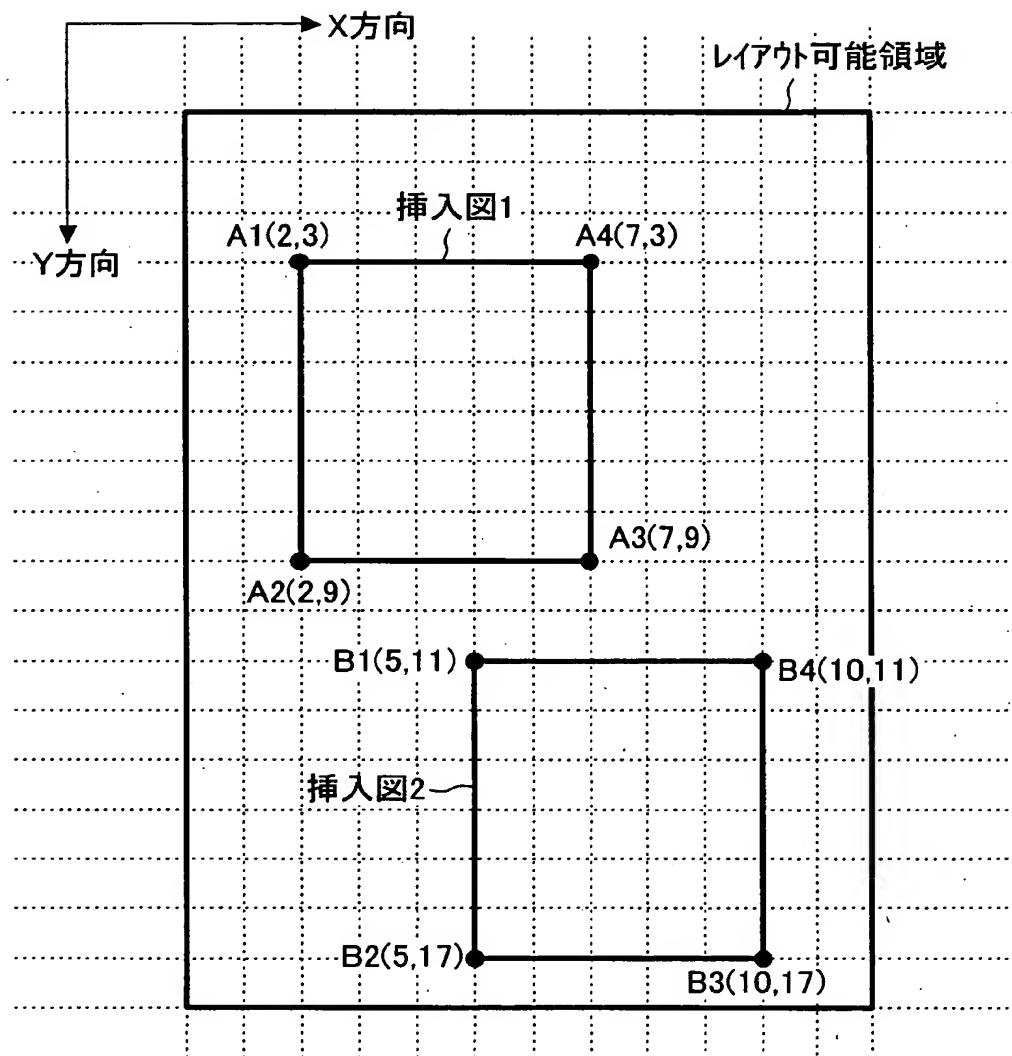
【図30】

902 修正後

	位置情報1	位置情報2	位置情報3	位置情報4
挿入図1	A1 (2, 3)	A2 (2, 9)	A3 (7, 9)	A4 (7, 3)
挿入図2	B1 (5, 11)	B2 (5, 17)	B3 (10, 17)	B4 (10, 11)

【図31】

714 修正後



【書類名】 要約書

【要約】

【課題】 製品の使用変更などがあっても、互いに矛盾のない L S I 設計データと、取扱説明書、製品規格書などのドキュメントとを生成する。

【解決手段】 L S I の設計資産である複数の I P (Intellectual Property) 情報を登録 I P データベース 120 に蓄積しておき、このデータベース 120 から抽出した I P 每の説明書データと規格書データと設計データとを共通の個別詳細仕様 (品種別詳細仕様) 170b に基づいてそれぞれ変換合成する。個別詳細仕様 170b は、登録 I P データベース 120 から呼び出した詳細仕様テンプレートの空欄を埋めることにより作成できる。

【選択図】 図 1

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社